

基于 32 位 ARM® Cortex-M4 内核的 MCU，内置 8 通道 PWM，11 通道 13 位 ADC 和 1 路带比较器的差分可编程增益放大器，集成三相 600V 预驱

特性



QFN52 (9 x 9 x 0.75 mm³)

- 32 位 ARM® Cortex-M4F 内核
 - 单精度浮点运算单元 (FPU)
 - 最高 125MHz 主频
- 片内存储
 - 多达 256KB 嵌入式 Flash，额外 20 个 1KB 的 NVR 扇区(其中 1 个支持 OTP)，均支持就地执行
 - 24KB RAM (偶校验保护)
- 复位和供电管理
 - 11 ~ 20 V 单电源供电
 - 内置降压开关电源，包含过温检测
 - 支持 VDDG 过压故障声明
 - 支持上电复位 POR 和欠压/过压检测
- 时钟
 - 内置 32MHz 出厂校准的振荡器
 - 内置 32MHz 安全备用振荡器
 - 内置锁相环时钟 (PLL)
 - 支持外部时钟接入
- 13 位模数转换器 (11 个外部输入通道)
 - 2 个差分采样保持电路
 - 250 ns 转换时间
 - 转换范围: 0 ~ 3.339 V
 - 支持外部输入开路和短路检测
 - 16 个转换控制通道
 - 支持多种事件触发采样转换请求
- 1 个差分可编程增益放大器 (DPGA)
 - 可编程增益:
2/4/8/16/24/32/48/64
 - 建立时间: 250 ns 到 1.4 us
- 3 个模拟比较器 (COMP)
 - 输出自带数字滤波器
 - 3 个 10 位数模转换 (DAC) 参考源
 - 可用于过流检测或相位比较
- 4 个脉宽调制模块 (PWM)
 - 8 路可灵活配置的波形输出
 - 专用的 16 位计时器
 - 支持可编程的相位控制
 - 支持逐周期或者单次的封锁设置
 - 比较器输出和封锁输入可以生成事件或封锁触发条件
 - 所有事件均可触发 CPU 中断和 ADC 转换请求
- 集成三相 600V 预驱
 - 200mA 拉电流/350mA 灌电流能力
 - 集成 600V 自举二极管
 - 内置 400ns 死区
 - 所有通道的传播延迟匹配
 - 每相均支持欠压保护 (输出低)
- 1 个 24 位系统滴答定时器
- 2 个 32 位看门狗定时器
- 3 个 32 位通用定时器
- 1 个 4 通道 DMA 控制器
- 多达 29 个 GPIO 引脚
 - 独立的上下拉配置
 - 独立的输出驱动力配置
 - 独立的推挽或开漏输出配置
 - 独立的输入滤波使能配置
 - 11 个可复用为模拟输入
 - 12 个支持 5V 输入耐压
- 1 个增强型捕获模块 (ECAP)
 - 捕获输入引脚可选 (所有 GPIO 通道)
 - 4 个 32 位捕获寄存器
 - 可选捕获或辅助 PWM (APWM) 功能
- 通信接口
 - 4 个 UART, 1 个 SPI, 1 个 I²C

- 安全模块
 - 1 个 CRC，64 位唯一识别号
- 调试接口
 - SWD
- 工作温度
 - 结温：-40 ~ +125 °C
 - 环温：-40 ~ +105 °C

表 1-1: SPD1131 器件特性和外设数量

栏目	SPD1131LAPI52	SPD1131API52
CPU 最高频率 (MHz)	125	
Flash (KB)	128	256
OTP Flash (KB)	1	
SRAM (KB)	24	
GPIO	29	29
13 位 ADC	1	
外部输入通道数	11	
DPGA	1	
模拟比较器	3	
DAC	3	
PWM	4	
输出通道数	8	
ECAP	1	
通用定时器	3	
看门狗定时器	2	
CRC	1	
UART	4	
SPI	1	
I ² C	1	

目录

1	器件概述.....	9
2	功能描述.....	11
2.1	ARM® Cortex-M4F 内核.....	11
2.2	调试接口	11
2.3	片上 RAM.....	11
2.4	片上 Flash	11
2.5	嵌套矢量中断控制器.....	11
2.6	外部中断/事件控制器	12
2.7	降压开关电源（DC-DC）	12
2.8	过压/欠压检测	12
2.9	时钟	13
2.10	启动模式	13
2.11	通用输入输出（GPIO）	13
2.12	直接存储器访问控制器（DMAC）	13
2.13	通用定时器	14
2.14	看门狗定时器	14
2.15	系统滴答定时器.....	14
2.16	通用异步收发器（UART）	14
2.17	串行外设接口（SPI）	15
2.18	内部集成电路总线（I ² C）	15
2.19	模数转换器（ADC）	15
2.20	温度传感器	16
2.21	差分可编程增益放大器（DPGA）	16
2.22	模拟比较器（COMP）	17
2.23	脉宽调制模块（PWM）	17
2.24	增强型捕获模块（ECAP）	17
2.25	循环冗余校验（CRC）	18
2.26	三相预驱	18
3	引脚排列和通道说明	19
3.1	QFN52	19
3.2	GPIO 引脚复位后的功能和状态	23
3.3	预驱使能及波形输入内部连接关系	23
3.4	DC-DC SPI 控制接口内部连接关系.....	24
3.5	ADC 输入通道选择.....	24

3.6	比较器输入通道选择.....	24
4	存储空间地址映射.....	25
4.1	引导 ROM	25
5	电气特性.....	27
5.1	绝对最大额定值.....	27
5.2	推荐工作条件	28
5.3	I/O 电气特性	29
5.4	降压开关电源特性.....	30
5.5	电源功耗	31
5.5.1	典型电流消耗	31
5.5.2	片上外设电流消耗	32
5.6	内部 1.2V 稳压器特性	33
5.7	过压欠压检测器（BOD）特性	33
5.8	内部振荡器（RCO）特性.....	33
5.9	锁相环时钟（PLL）特性	33
5.10	13 位模数转换器特性.....	34
5.11	可编程增益放大器特性.....	35
5.12	差分转单端缓冲器（D2SBUF）特性.....	38
5.13	温度传感器特性.....	38
5.14	模拟比较器特性.....	38
5.15	数模转换器特性.....	39
5.16	Flash 存储器特性	39
5.17	SPI 接口时序特性.....	40
5.18	预驱特性	42
5.19	电气敏感性特性.....	43
5.20	湿度敏感性特性.....	43
5.21	热阻特性	43
6	封装信息.....	44
6.1	QFN52（9mm x 9mm）	44
7	PCB 布局布线指导	47
8	订购信息.....	48
8.1	订购编码规则	48

图片列表

图 1-1: SPD1131 典型应用框图.....	9
图 1-2: SPD1131 系统框图.....	10
图 1-3: SPD1131 时钟树.....	10
图 3-1: SPD1131 QFN52 引脚排列.....	19
图 4-1: SPD1131 存储空间地址映射.....	25
图 4-2: ROM 存储空间划分.....	26
图 5-1: 开关电源效率 ($T_A = 25^{\circ}\text{C}$).....	30
图 5-2: 开关电源效率随温度变化情况 (DVDD 负载电流为 200mA).....	30
图 5-3: 建立时间随增益的变化关系 (DPGA).....	36
图 5-4: ENOB_{DC} 随增益的变化关系 (DPGA).....	36
图 5-5: SNR 随增益的变化关系 (DPGA).....	37
图 5-6: THD 随增益的变化关系 (DPGA).....	37
图 5-7: CMRR_{DC} 随增益的变化关系 (DPGA).....	37
图 5-8: PSRR_{DC} 随增益的变化关系 (DPGA).....	37
图 5-9: SPI 主机模式接口时序图.....	40
图 5-10: SPI 从机模式接口时序图.....	41
图 6-1: QFN52-52 脚, 9mm x 9mm 方形扁平无引脚封装图.....	44
图 6-2: QFN52-52 脚, 9mm x 9mm 方形扁平无引脚封装建议尺寸.....	46
图 8-1: 订购编码规则.....	48

表格列表

表 1-1: SPD1131 器件特性和外设数量	2
表 2-1: 启动模式	13
表 3-1: SPD1131 QFN52 引脚定义	20
表 3-2: GPIO 引脚复位后的功能和状态	23
表 3-3: 预驱使能及波形输入内部连接关系	23
表 3-4: DC-DC SPI 控制接口内部连接关系	24
表 3-5: ADC 输入通道选择	24
表 3-6: 比较器输入通道选择	24
表 4-1: 固化的函数库入口地址向量表	26
表 5-1: 绝对最大额定值 ^{[1][2]}	27
表 5-2: 推荐工作条件	28
表 5-3: I/O 电气特性	29
表 5-4: 降压开关电源特性	30
表 5-5: SPD1131 典型电流消耗（在 FLASH 中运行） ^[1]	31
表 5-6: 外设电流消耗	32
表 5-7: 内部 1.2V 稳压器特性	33
表 5-8: BOD 特性	33
表 5-9: RCO 特性	33
表 5-10: PLL 特性	33
表 5-11: 模数转换器特性	34
表 5-12: 可编程增益放大器特性	35
表 5-13: 差分转单端缓冲器特性	38
表 5-14: 温度传感器特性	38
表 5-15: 模拟比较器特性	38
表 5-16: 10 位数模转换器特性	39
表 5-17: Flash 存储器特性 ^[1]	39
表 5-18: SPI 主机模式接口时序特性 ^[1]	40
表 5-19: SPI 从机模式接口时序特性 ^[1]	41
表 5-20: 预驱特性	42
表 5-21: ESD 绝对最大值 ^[1]	43
表 5-22: 电气敏感性 ^[1]	43
表 5-23: 湿度敏感性特性	43
表 5-24: 热阻特性（QFN52 封装） ^{[1][2]}	43
表 6-1: QFN52-52 脚，9mm x 9mm 方形扁平无引脚封装机械数据	45
表 8-1: 订购信息	48

修订历史

版本	日期	作者	状态	变更
C/0	2025-04-30	J. Zhou	已过期	1. 首次发布。
C/1	2025-06-30	J. Zhou	已过期	1. 更新表 5-5 中功耗数据。 2. 增加章节 2.26 和 5.18 描述预驱特性。 3. 将引脚 22 的信号名改为 VCAP12A，引脚 48 的信号名改为 VCAP12B；更改高压引脚命名。 4. 修改图 3-1。 5. 在表 5-2 加入 DVDD 和 VDDG 的上电斜率定义。 6. 在表 5-3 中加入 ΣI_{OH} 和 ΣI_{OL} 。 7. 修改供电范围为 11~20V。 8. 修改表 5-1。 9. 增加典型应用框图。
C/2	2025-08-08	J. Zhou	已过期	1. 修改表 5-2 中 VDDG 上电斜率。 2. 修改表 5-9 中 f_{RCO} ，增加 ACC_{RCO} 。 3. 修改表 5-18 和表 5-19。
C/3	2025-09-08	J. Zhou	已发布	1. 修改表 5-7 中 $C_{load(ext)}$ 。 2. 修改表 5-11，增加不同频率以及时钟源下的 ADC 性能。 3. 修改表 5-17。

术语或缩写

术语或缩写	描述
MCU	Microcontroller Unit, 微控制器单元
LDO	Low Dropout Regulator, 低压差稳压器
ECC	Error Correction Code, 纠错码
DMAC	Direct Memory Access Controller, 直接存储器访问控制器

1 器件概述

SPD1131 是一颗高度集成的片上系统 (SoC) 微控制器，内置 32 位高性能 ARM® Cortex-M4 内核，提供最高 125MHz 的软件可编程时钟频率、256KB (或 128KB) 嵌入式 FLASH (支持就地执行)、4 通道 DMA 控制器、丰富的增强型 I/O 和外设资源，支持 13 位 ADC、1 路差分可编程增益运放、4 个增强型 PWM 模块、3 个通用 32 位定时器以及 UART、I2C、SPI 等通信接口。

SPD1131 还集成了一个具有 600V 电压处理能力和欠压锁定功能的三相预驱，用于驱动外部 MOSFET 或者 IGBT，并集成了三个 600V 自举二极管，以节省板载设备。

SPD1131 内置开关电源，支持 11~20V 输入产生 3.3V 电源，也支持直接 3.3V 外部电源供电。结温温度范围是 -40°C 到 +125°C，封装类型是 52 脚 QFN。

图 1-1 为 SPD1131 的典型应用框图，图 1-3 为 SPD1131 的时钟树，并标注了各个外设功能时钟的最高频率。

图 1-1: SPD1131 典型应用框图

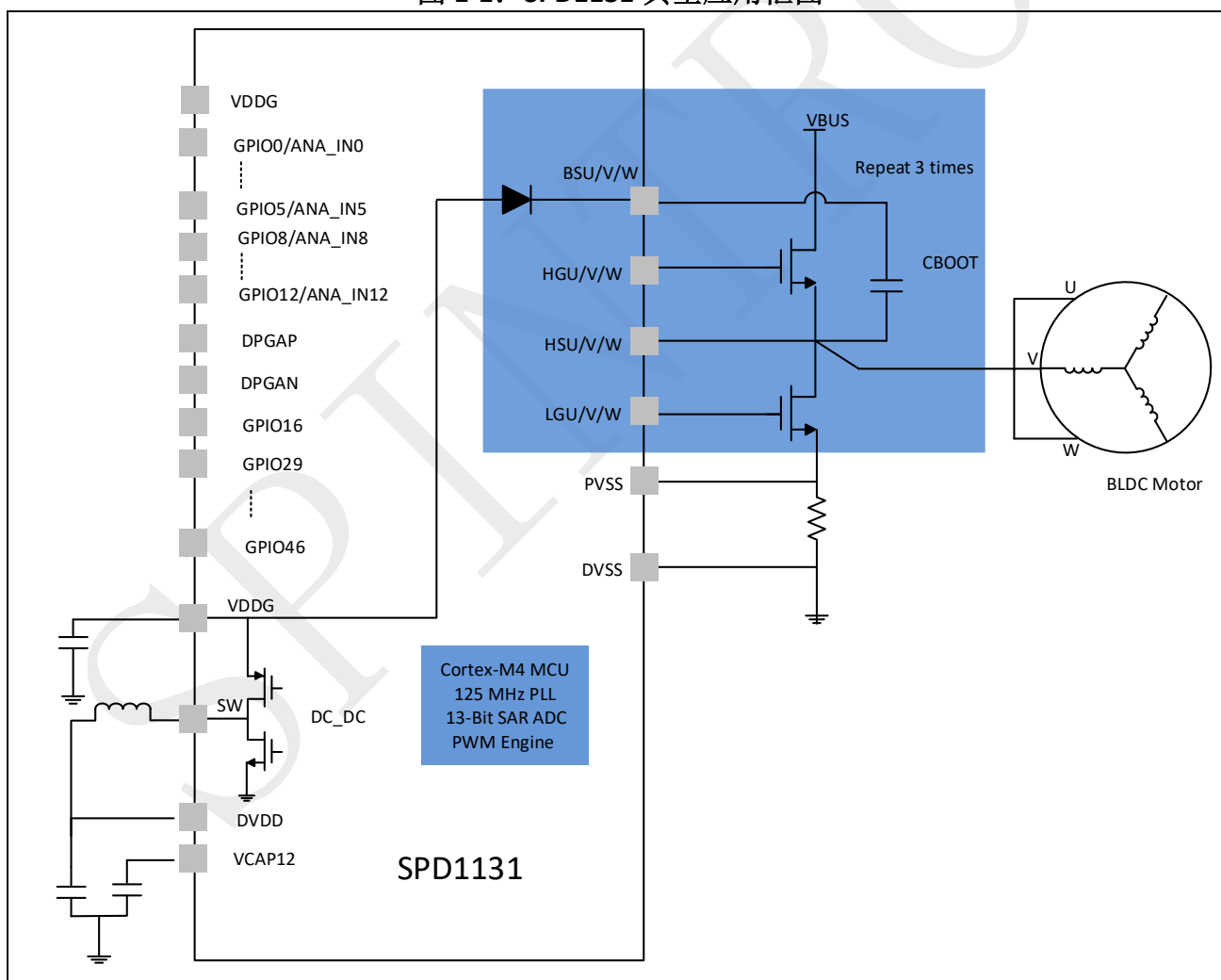


图 1-2: SPD1131 系统框图

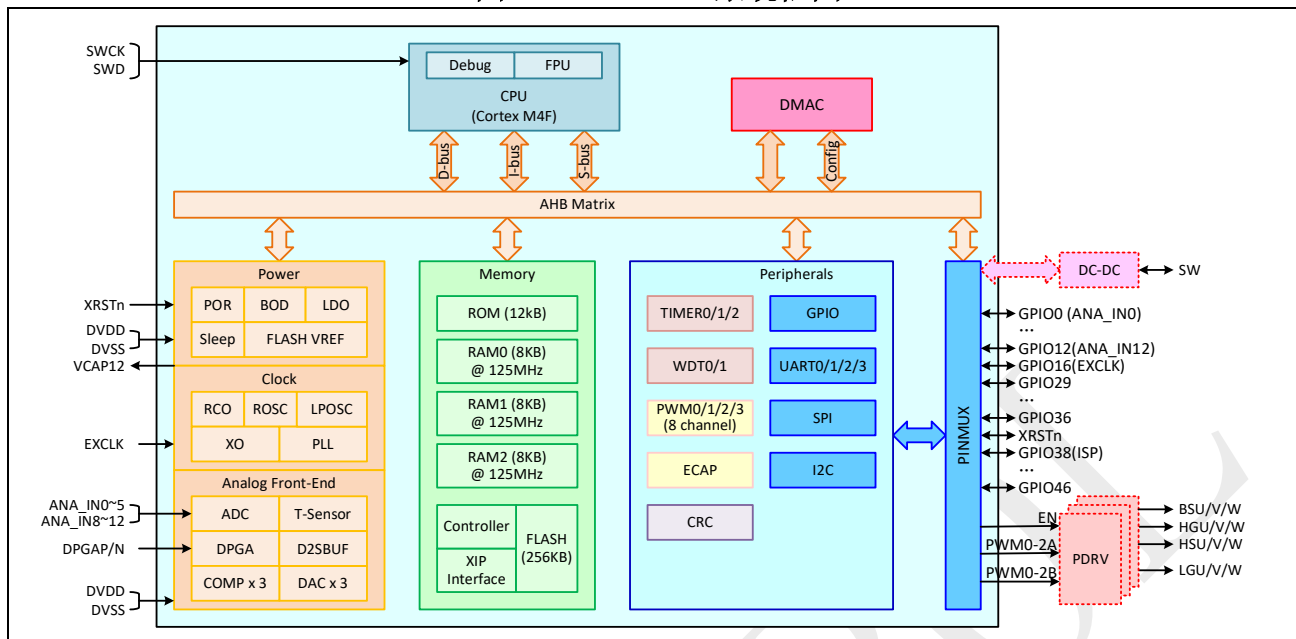
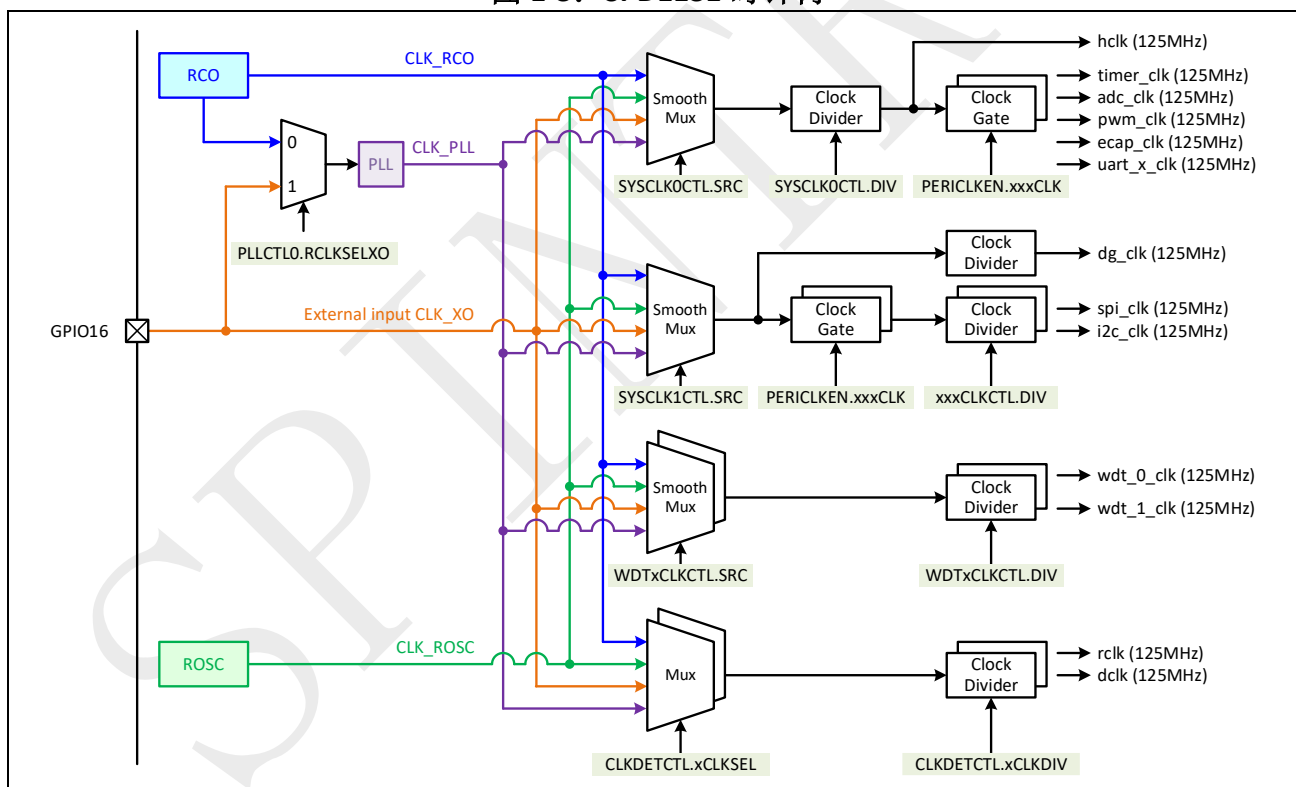


图 1-3: SPD1131 时钟树



2 功能描述

2.1 ARM® Cortex-M4F 内核

SPD1131 集成了一颗全功能的 ARM® Cortex-M4F 内核，带浮点处理单元（FPU），最高主频 125MHz，兼容所有的 ARM®工具和软件。

2.2 调试接口

SPD1131 支持 SWD 调试接口，其中 SWD 和 SWCK 为专用引脚，GPIO38 可以用作 SWV。

当 printf 底层通过 ITM（Instrumentation Trace Macrocell）实现，同时 GPIO38 指定为 SWV（Serial Wire Viewer）模式时，每次调用 printf，均可以在 GPIO38 观察到对应信号。

为了使用 SWV 功能，需要将 PINMUX->GPIO38 的 OCHSEL 位段配置为 1，并将 ARM® Cortex-M4F 位于地址 0xE000EDFC 的寄存器（CoreDebug->DEMCR）的第 24 位配置为 1。

2.3 片上 RAM

SPD1131 提供 24KB 的片上 RAM 用于存储代码和数据，支持最高 125MHz 速率零等待的读写操作，分为如下三个 8KB 分区：

- RAM0：通过地址 0x1FFF A000 到 0x1FFF BFFF 访问。
- RAM1：通过地址 0x1FFF C000 到 0x1FFF DFFF 访问。
- RAM2：通过地址 0x1FFF E000 到 0x1FFF FFFF 访问。

所有 RAM 均支持偶校验保护，校验错误可配置为触发复位或者中断，发生错误的地址记录在 RAM0ERRADDR、RAM1ERRADDR 和 RAM2ERRADDR 寄存器中用于诊断。

2.4 片上 Flash

SPD1131 内嵌 Flash 存储器，可提供最大 256KB 的空间用于存放代码和数据。另外提供 20 个 1KB 的 NVR 扇区（见[图 4-1](#)），用于存放静态代码或配置数据，其中 NVR19 扇区支持模拟成 OTP。

如[图 1-2](#)所示，Flash 存储器可以由总线访问状态机控制寄存器，通过发送命令来配置和擦写，还支持由总线直接访问就地执行（XIP）接口读取内容。

Flash 存储器不支持数据校验，其存储单元实际数据位宽为 128 位，可以按照最小逐字节编程，但每次擦除后在 125MHz 时钟下对于每 512 字节对齐的存储区域累积编程次数不得大于 260 次，即每次编程应当操作尽量多的字节以减少总的编程次数。

SPD1131 的 ROM 内提供了函数库，方便用户对 Flash 进行读取、擦除和编程等操作，详见[表 4-1](#)。

关于 Flash 的更多特性，请参考[表 5-17](#)。

2.5 嵌套矢量中断控制器

SPD1131 内置有嵌套矢量中断控制器，可处理多达 44 个可屏蔽中断通道（不包含 Cortex-M4F 自带的 16 个中断），支持 16 个可编程的优先级，从而具备如下特性：

- 紧耦合的 NVIC 使得中断响应更快。

- 直接向内核传递中断入口向量地址。
- 支持先处理晚到但优先级更高的中断。
- 支持中断咬尾功能。
- 自动保存处理器状态。
- 退出中断时自动恢复现场，无需指令开销。

2.6 外部中断/事件控制器

SPD1131 提供了灵活的外部引脚中断或事件触发机制。任意 GPIO 引脚均可以被配置为外部中断或事件触发源，一共提供 4 个可屏蔽中断信号。

- 4 号中断：GPIO0~GPIO31 任意引脚上检测到有效电平。
- 5 号中断：GPIO32~GPIO46 任意引脚上检测到有效电平。
- 6 号中断：GPIO0~GPIO31 任意引脚上检测到有效边沿。
- 7 号中断：GPIO32~GPIO46 任意引脚上检测到有效边沿。

2.7 降压开关电源（DC-DC）

SPD1131 集成一颗降压直流变换器，其特性如下：

- 可以为芯片本身和板上其他电路提供 3.3V 电源，总电流能力为 400mA。
- 开关电源的开关频率可设置为 400 kHz、600 kHz、1.2 MHz 和 2.4 MHz，自带展频功能来改善 EMI 性能。
- 轻载时，支持自动选择 PWM 模式和 PFM 模式来达到更高的效率。
- 支持强制 PWM 模式以达到最小的纹波性能。
- 输出谷电流限制在 400mA。当负载电流过大时，输出的 3.3V 电压会降低。
- 当出现 VDDG 过压，VDDG 欠压或者预驱芯片过温时，通过 EPWRTZ 信号发送提示信息。
- 支持关闭内部 DC-DC，采用外部 3.3V 供电，且要求上电时间大于 100us。
- 内置有全局复位管脚以及上电复位（POR）电路，保证了所有的上电复位时序要求，方便使用。

2.8 过压/欠压检测

SPD1131 内置欠压/过压检测（BOD）。

MCU 部分监视 3.3V/1.2V 的电源域，并与预先设定的值进行比较。当电压高于或者低于阈值时，产生中断或者复位。中断服务例程随后产生一个警告消息并将微控制器导入安全状态。欠压/过压检测可通过软件使能。

预驱部分检测 VDDG 欠压，欠压时预驱输出低电平。

2.9 时钟

SPD1131 上电后，默认以出厂校准的 32MHz 内部振荡器作为时钟。用户可以通过软件切换为外部时钟（4~32MHz）或者锁相环（PLL）时钟。内置的 PLL 可以选择外部时钟或者 32MHz 内部振荡器作为输入参考，产生 25~125MHz 的时钟信号。

如图 1-3 所示，可以通过时钟源选择、使能控制和分频控制，实现灵活的时钟树。当检测到选中的时钟源对应的就绪信号无效，将自动启用处于就绪状态的其他时钟源。32MHz 安全备份时钟可以规避时钟丢失造成卡死的问题。

2.10 启动模式

SPD1131 复位后，执行位于 ROM 上的引导程序，并支持如表 2-1 所示的两种启动模式。

- 当上电复位或者 XRSTn 引脚复位后，启动时检测到 GPIO38 为低，则进入 ISP 启动模式，启动加载器通过 UART 对 Flash 或者 RAM 进行重新编程。在这个过程中，GPIO35 被配置为 UART_TXD 功能；GPIO36 被配置为 UART_RXD 功能。
- 其余情况均进入正常启动模式，启动加载器跳转至 Flash 起始地址开始执行。

表 2-1: 启动模式

GPIO38	复位原因	启动模式
0	上电复位	ISP 模式： 通过 UART 对 Flash 或者 RAM 进行重新编程
0	XRSTn 复位	
0	ARM® CPU 系统复位请求	正常启动模式： 从 Flash 存储器开始运行程序
0	电源过压/欠压	
0	锁相环失锁/时钟检测电路报错	
0	ROM/RAM 存储器错误	
0	看门狗定时器超时	
1	任何复位	

2.11 通用输入输出（GPIO）

SPD1131 提供多达 29 个多用途的通用输入输出引脚。每个引脚可以由软件配置为输入、输出或外设复用功能，其特性如下：

- 每个 IO 引脚含有可配置的内置上拉和下拉电阻，并可配置为推挽或开漏输出模式。
- 每个 IO 引脚含有可使能的输入信号数字滤波器。
- 每个 IO 引脚可被配置为外部中断或事件触发源，触发方式可配置为有效电平或边沿。
- GPIO29~GPIO32、GPIO39~GPIO46 支持 3.3V 输出和最高 5V 输入。

2.12 直接存储器访问控制器（DMAC）

SPD1131 包含 1 个 DMA 控制器，一共提供 4 个通道，用来管理来自外设的存储器访问请求，其特性如下：

- 4 个独立配置的通道，每个通道支持 8 字节的 FIFO。
- 支持存储器之间、外设之间以及存储器与外设之间的传输。
- 源地址和目的地址可配置为递增、递减或者固定不变。

- 支持大小可配置的单区块传输，最大 1023 个字（32 位）。
- 16 个可选的硬件握手接口。

2.13 通用定时器

SPD1131 提供 3 个通用定时器，其特性如下：

- 模块时钟使能控制独立可配，最高时钟频率同 CPU。
- 32 位的自动重载递减计数器。
- 计数器减至零时，可以配置为产生中断、ADC 采样转换请求事件或者 PWMSYNC 事件。
- 支持 4 种工作模式
 - 通用定时模式：周期性递减计数。
 - 门控定时模式：由外部引脚电平使能计数。
 - 事件计数模式：对外部引脚边沿事件递减计数。
 - 事件捕获模式：记录周期性计时过程中外部引脚边沿事件发生时对应的时间戳。

2.14 看门狗定时器

SPD1131 提供 2 个看门狗定时器，其特性如下：

- 模块时钟的来源、分频和使能控制均独立可配，最高频率同 CPU。
- 32 位的自动重载递减计数器。
- 计数器减至零时，可以产生中断。
- 计数器减至零并且中断标志已置位时，产生复位。
- 在调试模式下，看门狗计数器可以被冻结或者自由运行。

2.15 系统滴答定时器

ARM® Cortex-M4F 内置 1 个系统滴答定时器，专门为操作系统使用，也可以作为标准的递减定时器使用，其特性如下：

- 24 位递减计数器。
- 自动重载功能。
- 计数归零时产生可屏蔽的系统中断。

2.16 通用异步收发器（UART）

SPD1131 提供 4 个 UART 模块，其特性如下：

- 模块时钟使能控制独立可配，最高频率同 CPU。
- 支持在串行数据中增加或删除标准异步通信位（开始，停止和奇偶）。
- 5 - 8 个数据位。
- 偶，奇或无奇偶检测。
- 支持 1 个、1.5 个以及 2 个停止位生成。
- 支持最高波特率为时钟频率的 1/16。

- 自动波特率检测。
- 收发各有 4 字节的 FIFO，均支持 DMA 硬件握手。

2.17 串行外设接口（SPI）

SPD1131 提供 1 个 SPI 模块，其特性如下：

- 模块时钟使能和分频控制独立可配，最高频率同 CPU。
- 串行时钟最高 30MHz，即最高 30 Mbps 通信速率。
- 支持四线制全双工、四线制半双工、三线制半双工。
- 支持主机、从机、监控模式。
- 4 到 32 位可变长度传输帧格式选择。
- 数据流顺序可配置为高位优先或低位优先。
- 可编程时钟极性和相位。
- 收发各有 4x32 位的 FIFO，均支持 DMA 硬件握手。

2.18 内部集成电路总线（I²C）

SPD1131 提供 1 个 I²C 模块，兼容通用 I²C 协议，其特性如下：

- 模块时钟使能和分频控制独立可配，最高频率同 CPU。
- 3 种速率：标准模式（100kbps）、快速模式（400kbps/1Mbps）、高速模式（3.4Mbps）。
- 主或从模式。
- 7 位或 10 位寻址模式。
- 7 位或 10 位组合格式传输。
- 支持时钟拉伸。
- 支持发送异常中止的侦测。
- 收发各有 4 字节的 FIFO，均支持 DMA 硬件握手。

2.19 模数转换器（ADC）

SPD1131 提供 1 个 13 位高速模数转换器，可用于电流采样等电机控制场景，其特性如下：

- 13 位分辨率。
- 250 ns 转换时间。
- 2 个差分采样保持电路。
- 模拟信号输入范围：0 ~ 3.339V。
- 内置 1.2V 参考电压。
- 输入可来自于 11 个外部 IO 输入、温度传感器、内部电源、可编程增益放大器差分输出或差转单输出。

- 支持外部输入开路和短路检测。
 - 数字逻辑的时钟使能控制独立可配，最高频率同 CPU 频率。
 - 16 个转换控制通道，触发源、输入信号、采样和转换时间、自动平均样本数均可独立配置，转换完成后产生独立的 EOC 事件。
 - 固定转换优先级控制。
 - 支持如下事件触发采样转换请求：
 - 软件
 - 通道转换完成事件
 - PWM 请求信号
 - TIMER 请求信号
 - 外部引脚请求
 - 支持 DMA 硬件握手访问转换结果。
- 关于模数转换器的更多特性，请参考表 5-11。

2.20 温度传感器

SPD1131 提供 1 个温度传感器，其特性如下：

- 产生一个随温度线性变化的电压，内部连接到 ADC 输入端。
- 测量精度：每个 13 位 ADC（见章节 2.19）码值对应于 0.495°C
- 测量准确度：±20°C
- 测量范围：-40 ~ +125°C

2.21 差分可编程增益放大器（DPGA）

SPD1131 提供 1 个差分可编程增益放大器，其特性如下：

- 专用的模拟输入引脚：
 - DPGAP/DPGAN
- 可编程增益（ G_{DPGA} ）：
 - 2、4、8、16、24、32、48、64
- 差分输入电压：±2.7V / G_{DPGA} 。
- 共模输入电压（ $G_{DPGA}=2$ ）：-1.5V ~ 2V。
- 建立时间：250 ns 到 1.4 us。
- 输出可以直接送到 13 位 ADC，也可以送到差分转单端缓冲器（D2SBUF）转换为单端信号。

关于可编程增益放大器的更多特性，请参考章节 5.11。关于差分转单端缓冲器的更多特性，请参考表 5-13。

2.22 模拟比较器（COMP）

SPD1131 提供 3 个高速比较器，配合内部 10 位数模转换器（DAC）作为参考可用来检测可编程增益放大器的输入或输出电压是否超出范围，其特性如下：

- 轨到轨输入。
- 失调电压小于 10mV。
- 50ns 典型响应时间。
- 可编程迟滞。
- 输出带数字滤波器。
- 可用于相位比较。
- 可用于上下边界（阈值可配）比较，实现过流检测，其结果可用于触发 PWM 封锁。
- 内置 3 个 10 位 DAC，用于产生上下边界比较的阈值，输出电压为： $V_{DD} / 1024 \times \text{Code}$ 。

关于模拟比较器的更多特性，请参考表 5-15；关于数模转换器的更多特性，请参考表 5-16。

2.23 脉宽调制模块（PWM）

SPD1131 提供 4 个 PWM 模块（8 通道输出），可以独立生成复杂的波形而不需要 CPU 参与，其特性如下：

- 模块时钟使能控制独立可配，最高频率同 CPU。
- 专用的 16 位计时器，支持周期和频率控制。
- 每个 PWM 模块产生两路输出，支持单边沿操作、双边沿对称操作或双边沿非对称操作。
- 所有事件均可触发 CPU 中断和 ADC 启动采样转换。
- 支持 PWM 之间输出波形可编程的相位控制，包括延后或提前。
- 支持独立的上升沿和下降沿延时控制的死区生成。
- 支持逐周期或单次的封锁设置，触发封锁的事件包括：
 - 3 个独立可配的来自 GPIO 引脚的信号；
 - 时钟错误；
 - CPU 进入 lockup 或者 halted 状态；
 - 模拟比较器经过滤波之后输出的 PWM 封锁请求；
- 封锁事件可以在 PWM 输出端强制保持高、低或高阻抗状态逻辑电平。

2.24 增强型捕获模块（ECAP）

SPD1131 提供 1 个 ECAP 模块，其特性如下：

- 模块时钟使能控制独立可配，最高频率同 CPU。
- 任意 GPIO 均可被配置为捕获引脚，支持双捕获引脚。
- 基于 32 位定时器的计数器。
- 4 个 32 位时间标签捕获寄存器。
- 与外部事件同步的 4 级序列器。
- 4 个捕获事件均可独立选择边沿极性（上升/下降沿），均可触发中断。

2.25 循环冗余校验（CRC）

SPD1131 提供 1 个硬件 CRC 计算单元，用于验证数据传输或存储的完整性，其特性如下：

- 支持以 8 位或 32 位并行数据流输入。
- 支持多达 2^{32} 个字节长度的 CRC 计算。
- 支持 8 个 CRC 标准多项式。

2.26 三相预驱

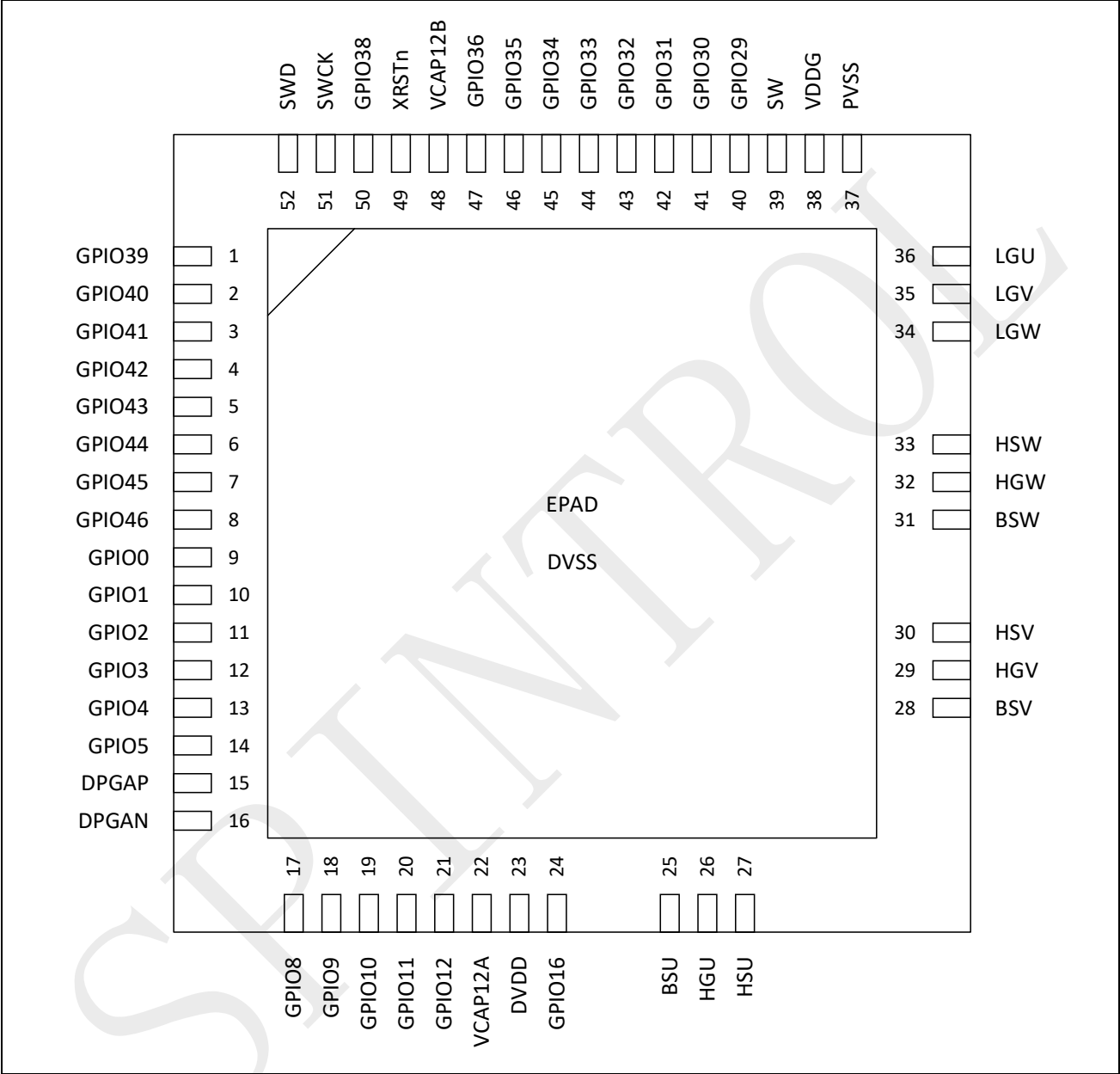
SPD1131 集成了 3 对独立的高低边驱动，用于三相控制应用中驱动外部 MOS 或 IGBT，其特性如下：

- 上下拉能力分别为 200mA 和 350mA。
- 6 个通路的传输延迟相互匹配，典型值为 400ns。
- 支持通过配置 PWM 控制其输入波形。
- 支持全局使能控制，禁用时可同时关闭预驱的 6 个输出。
- 上桥臂的浮动电压可达 600V，可用于驱动功率 MOS 管和 IGBT 的上管。
- 内置死区时间典型值为 400ns，防止上下桥臂同时导通。
- 集成输入信号噪声滤波电路，提供更好的抗噪声能力。
 - 短于 250ns 的脉冲会被滤除。
 - 长于 250ns 的脉冲可以通过且脉宽不损失。

3 引脚排列和通道说明

3.1 QFN52

图 3-1: SPD1131 QFN52 引脚排列



[1] 上图为封装俯视图。

表 3-1: SPD1131 QFN52 引脚定义

引脚	类型	信号	子类型 ^[1]	描述
1	3.3V I/O 输入耐压 5V	GPIO39	I/O	通用输入/输出 39
		SPI_MISO	I/O	SPI 主输入, 从输出
		I2C_SDA	I/O	I ² C 数据
		PWM3A	O	PWM3 输出 A
2	3.3V I/O 输入耐压 5V	GPIO40	I/O	通用输入/输出 40
		SPI_MOSI	I/O	SPI 主输出, 从输入
		I2C_SCL	I/O	I ² C 时钟
		PWM3B	O	PWM3 输出 B
3	3.3V I/O 输入耐压 5V	GPIO41	I/O	通用输入/输出 41
		SPI_SCLK	I/O	SPI 时钟输入/输出
		UART1_TXD	O	UART1 发送数据
		PWM0A	O	PWM0 输出 A
4	3.3V I/O 输入耐压 5V	GPIO42	I/O	通用输入/输出 42
		SPI_SFRM	I/O	SPI 帧信号
		UART1_RXD	I	UART1 接收数据
		PWM0B	O	PWM0 输出 B
5	3.3V I/O 输入耐压 5V	GPIO43	I/O	通用输入/输出 43
		UART2_TXD	O	UART2 发送数据
		PWM1A	O	PWM1 输出 A
6	3.3V I/O 输入耐压 5V	GPIO44	I/O	通用输入/输出 44
		UART2_RXD	I	UART2 接收数据
		PWM1B	O	PWM1 输出 B
7	3.3V I/O 输入耐压 5V	GPIO45	I/O	通用输入/输出 45
		UART3_TXD	O	UART3 发送数据
		I2C_SDA	I/O	I ² C 数据
		PWM2A	O	PWM2 输出 A
8	3.3V I/O 输入耐压 5V	GPIO46	I/O	通用输入/输出 46
		UART3_RXD	I	UART3 接收数据
		I2C_SCL	I/O	I ² C 时钟
		PWM2B	O	PWM2 输出 B
9	3.3V I/O	GPIO0	I/O	通用输入/输出 0
		ANA_IN0	AI	模拟输入通道 0
		COMP0L_OUT	O	比较器 COMP0L 结果输出
10	3.3V I/O	GPIO1	I/O	通用输入/输出 1
		ANA_IN1	AI	模拟输入通道 1
		COMP0H_OUT	O	比较器 COMP0H 结果输出
11	3.3V I/O	GPIO2	I/O	通用输入/输出 2
		ANA_IN2	AI	模拟输入通道 2
		COMP1H_OUT	O	比较器 COMP1H 结果输出
12	3.3V I/O	GPIO3	I/O	通用输入/输出 3
		ANA_IN3	AI	模拟输入通道 3
		PWM_REQAO	O	PWMREQA 监视信号输出

引脚	类型	信号	子类型 ^[1]	描述
13	3.3V I/O	GPIO4	I/O	通用输入/输出 4
		ANA_IN4	AI	模拟输入通道 4
		PWM_REQBO	O	PWMREQB 监视信号输出
14	3.3V I/O	GPIO5	I/O	通用输入/输出 5
		ANA_IN5	AI	模拟输入通道 5
		PWM_REQCO	O	PWMREQC 监视信号输出
15	3.3V I/O	DPGAP	AI	可编程增益放大器正端输入
16	3.3V I/O	DPGAN	AI	可编程增益放大器负端输入
17	3.3V I/O	GPIO8	I/O	通用输入/输出 8
		ANA_IN8	AI	模拟输入通道 8
18	3.3V I/O	GPIO9	I/O	通用输入/输出 9
		ANA_IN9	AI	模拟输入通道 9
19	3.3V I/O	GPIO10	I/O	通用输入/输出 10
		ANA_IN10	AI	模拟输入通道 10
20	3.3V I/O	GPIO11	I/O	通用输入/输出 11
		ANA_IN11	AI	模拟输入通道 11
21	3.3V I/O	GPIO12	I/O	通用输入/输出 12
		ANA_IN12	AI	模拟输入通道 12
		CLKDET_DCLK	O	CLKDET 模块用于监视的时钟输出
		ECAP_APWMO	O	ECAP APWM 模式输出
22	1.2V 电源	VCAP12A	S	1.2V 电源， 增加 2.2uF 和 0.1uF 旁路陶瓷电容 DVSS
23	3.3V 电源	DVDD	S	数字电源， 增加 10uF 和 0.1uF 旁路陶瓷电容到 DVSS
24	3.3V I/O	GPIO16	I/O	通用输入/输出 16
		EXCLK	I	外部时钟输入
25	预驱电源	BSU	S	预驱 U 相自举点，4.7uF 和 0.1uF 的 50V 瓷片电容到 HSU
26	预驱输出	HGU	O	预驱 U 相上管门极驱动
27	预驱电源	HSU	S	预驱 U 相电压驱动
28	预驱电源	BSV	S	预驱 V 相自举点，4.7uF 和 0.1uF 的 50V 瓷片电容到 HSV
29	预驱输出	HGV	O	预驱 V 相上管门极驱动
30	预驱电源	HSV	S	预驱 V 相电压驱动
31	预驱电源	BSW	S	预驱 W 相自举点，4.7uF 和 0.1uF 的 50V 瓷片电容到 HSW
32	预驱输出	HGW	O	预驱 W 相上管门极驱动
33	预驱电源	HSW	S	预驱 W 相电压驱动
34	驱动输出	LGW	O	预驱 W 相下管门极驱动
35	驱动输出	LGV	O	预驱 V 相下管门极驱动
36	驱动输出	LGU	O	预驱 U 相下管门极驱动
37	预驱地	PVSS	S	预驱地

引脚	类型	信号	子类型 ^[1]	描述
38	主电源	VDDG	S	11 ~ 20V 电源输入，增加 0.1uF 和至少 2.2uF 旁路陶瓷电容到 DVSS
39	功率开关	SW_DCDC	S	DC-DC 开关节点，增加 10uH 电感到 DVDD。电感的饱和电流需要大于 600mA。
40	3.3V I/O 输入耐压 5V	GPIO29	I/O	通用输入/输出 29
		SPI_MISO	I/O	SPI 主输入，从输出
		UART1_TXD	O	UART1 发送数据
41	3.3V I/O 输入耐压 5V	GPIO30	I/O	通用输入/输出 30
		SPI_MOSI	I/O	SPI 主输出，从输入
		UART1_RXD	I	UART1 接收数据
42	3.3V I/O 输入耐压 5V	GPIO31	I/O	通用输入/输出 31
		SPI_SCLK	I/O	SPI 时钟输入/输出
		I2C_SDA	I/O	I ² C 数据
43	3.3V I/O 输入耐压 5V	GPIO32	I/O	通用输入/输出 32
		SPI_SFRM	I/O	SPI 帧信号
		I2C_SCL	I/O	I ² C 时钟
44	3.3V I/O	GPIO33	I/O	通用输入/输出 33
		PWM3A	O	PWM3 输出 A
45	3.3V I/O	GPIO34	I/O	通用输入/输出 34
		PWM3B	O	PWM3 输出 B
46	3.3V I/O	GPIO35	I/O	通用输入/输出 35
		UART0_TXD	O	UART0 发送数据
47	3.3V I/O	GPIO36	I/O	通用输入/输出 36
		UART0_RXD	I	UART0 接收数据
48	1.2V 电源	VCAP12B	S	1.2V 电源， 增加 0.1uF 旁路陶瓷电容 DVSS
49	3.3V I/O	XRSTn	I	芯片复位引脚，低电平有效
50	3.3V I/O	GPIO38	I/O	通用输入/输出 38
		SWV	O	SWV 调试接口
		ECAP_APWMO	O	ECAP APWM 模式输出
51	3.3V I/O	SWCK	I	SWD 调试口时钟信号
52	3.3V I/O	SWD	I/O	SWD 调试口数据信号

[1] I = 数字输入，O = 数字输出，AI = 模拟输入，AO = 模拟输出，S = 电源。

[2] 可配置任意 GPIO 引脚作为 ECAP 输入。

3.2 GPIO 引脚复位后的功能和状态

表 3-2: GPIO 引脚复位后的功能和状态

引脚名称	默认功能	默认状态	引脚名称	默认功能	默认状态
GPIO0	ANA_IN0	浮空	GPIO1	ANA_IN1	浮空
GPIO2	ANA_IN2	浮空	GPIO3	ANA_IN3	浮空
GPIO4	ANA_IN4	浮空	GPIO5	ANA_IN5	浮空
GPIO8	ANA_IN8	浮空	GPIO9	ANA_IN9	浮空
GPIO10	ANA_IN10	浮空	GPIO11	ANA_IN11	浮空
GPIO12	ANA_IN12	浮空	GPIO16	GPIO16	上拉
GPIO17 ^[1]	GPIO17	下拉	GPIO18 ^[1]	GPIO18	下拉
GPIO19 ^[1]	GPIO19	下拉	GPIO20 ^[1]	GPIO20	下拉
GPIO21 ^[1]	GPIO21	下拉	GPIO22 ^[1]	GPIO22	下拉
GPIO23 ^[1]	GPIO23	下拉	GPIO26 ^[1]	GPIO26	上拉
GPIO27 ^[1]	GPIO27	上拉	GPIO28 ^[1]	GPIO28	上拉
GPIO29	GPIO29	浮空	GPIO30	GPIO30	浮空
GPIO31	GPIO31	浮空	GPIO32	GPIO32	浮空
GPIO33	GPIO33	浮空	GPIO34	GPIO34	浮空
GPIO35	GPIO35	上拉	GPIO36	GPIO36	上拉
GPIO38	GPIO38	上拉	GPIO39	GPIO39	浮空
GPIO40	GPIO40	浮空	GPIO41	GPIO41	浮空
GPIO42	GPIO42	浮空	GPIO43	GPIO43	浮空
GPIO44	GPIO44	浮空	GPIO45	GPIO45	浮空
GPIO46	GPIO46	浮空			

[1] 为内部引脚。

3.3 预驱使能及波形输入内部连接关系

表 3-3: 预驱使能及波形输入内部连接关系

MCU 引脚	引脚配置	描述
GPIO23	GPIO 输出	预驱的使能控制
GPIO17	PWM0A	预驱 W 相上端 PWM 波形输入
GPIO18	PWM0B	预驱 W 相下端 PWM 波形输入
GPIO19	PWM1A	预驱 V 相上端 PWM 波形输入
GPIO20	PWM1B	预驱 V 相下端 PWM 波形输入
GPIO21	PWM2A	预驱 U 相上端 PWM 波形输入
GPIO22	PWM2B	预驱 U 相下端 PWM 波形输入

3.4 DC-DC SPI 控制接口内部连接关系

表 3-4: DC-DC SPI 控制接口内部连接关系

MCU 引脚	引脚配置	描述
GPIO26	EPWRSDAT	数据输入输出
GPIO27	EPWRSCLK	时钟输入
GPIO28	EPWRSFRM	片选输入

3.5 ADC 输入通道选择

表 3-5: ADC 输入通道选择

选项	SH0		SH1	
	SHINSELP	SHINSELN	SHINSELP	SHINSELN
0	GND		GND	
1	TSENSOR	DAC0	ATEST	DAC1
2	—	—	DPGA_OUTP	DPGA_OUTN
3	DVDD	—	VCAP12	D2SBUF
4	ANA_IN0	ANA_IN1	ANA_IN0	ANA_IN1
5	ANA_IN2	ANA_IN3	ANA_IN4	ANA_IN5
6	—	—	ANA_IN8	ANA_IN9
7	ANA_IN10	ANA_IN11	ANA_IN12	—

3.6 比较器输入通道选择

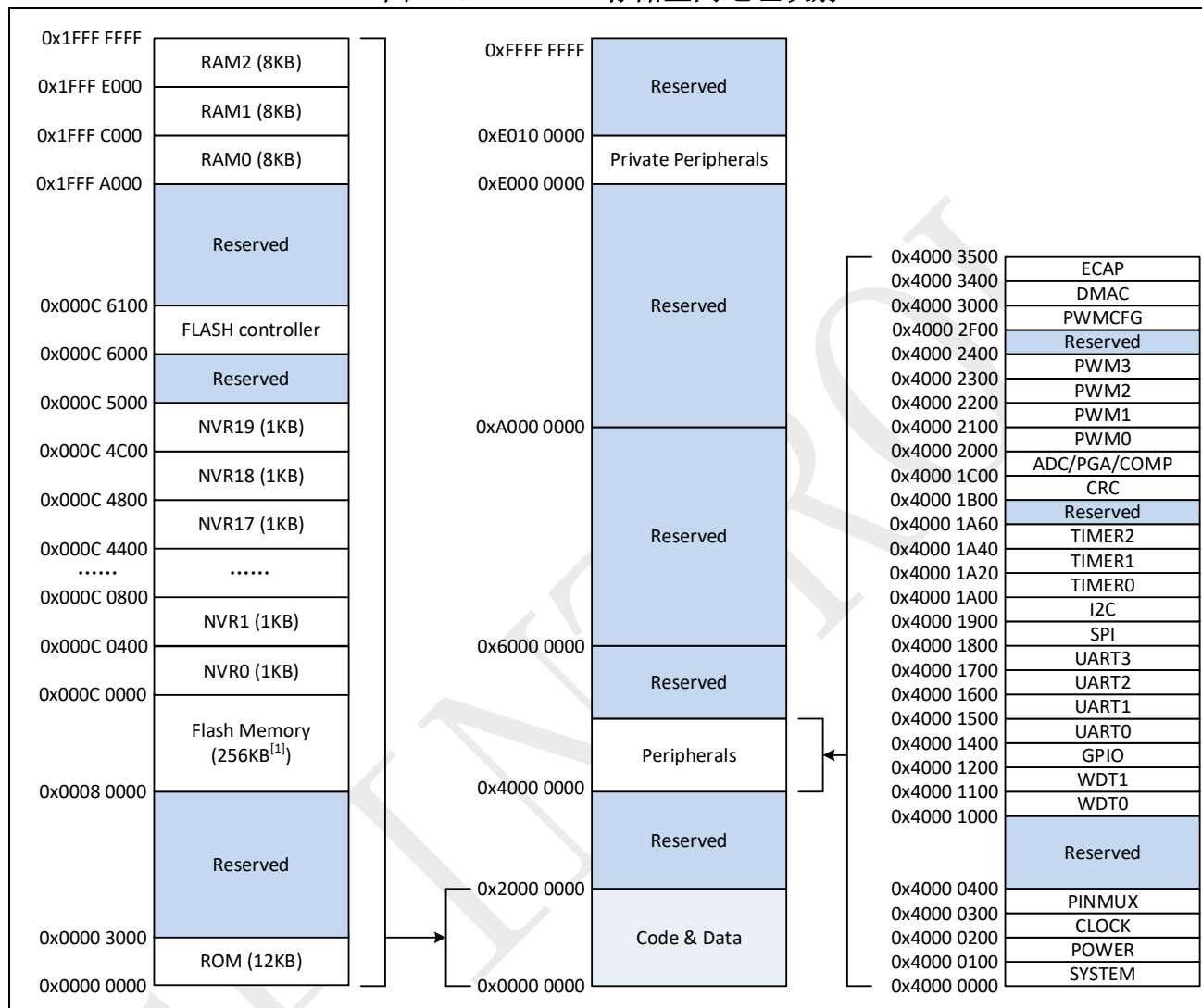
表 3-6: 比较器输入通道选择

INSEL	COMP0L		COMP0H		COMP1H	
	输入信号	参考信号	输入信号	参考信号	输入信号	参考信号
0	—	DAC1	—	DAC0	—	DAC2
1	D2SBUF	DAC1	D2SBUF	DAC0	D2SBUF	DAC2
2	ANA_IN0	DAC1	ANA_IN0	DAC0	ANA_IN1	DAC2
3	ANA_IN2	DAC1	ANA_IN2	DAC0	ANA_IN3	DAC2
4	ANA_IN4	DAC1	ANA_IN4	DAC0	ANA_IN5	DAC2
5	—	DAC1	—	DAC0	—	DAC2
6	ANA_IN8	DAC1	ANA_IN8	DAC0	ANA_IN9	DAC2
7	ANA_IN10	DAC1	ANA_IN10	DAC0	ANA_IN11	DAC2

4 存储空间地址映射

SPD1131 的存储空间地址映射如图 4-1 所示。

图 4-1: SPD1131 存储空间地址映射



[1] 参见选型表。

4.1 引导 ROM

SPD1131 集成 12KB 的片上 ROM 用于存放启动引导程序、与系统和 Flash 管理相关的函数库以及和用户代码中经常会用到的数学库，支持 ECC 保护，可以纠正单比特错误和检测多比特错误。ECC 错误可配置为触发复位或中断，发生 ECC 错误的地址记录在 ROMERRADDR 寄存器中用于诊断。

如图 4-2 所示，为了方便用户进行系统管理、Flash 操作和三角函数以及 CRC 校验等运算，ROM 中固化了函数库，其入口地址向量表存放的起始地址为 0x0000 2F60。表 4-1 罗列了函数库的细节。

为了保护代码，用户只允许读取入口地址向量表的内容，以及执行函数库代码，而无法读取函数的具体内容。

图 4-2：ROM 存储空间划分

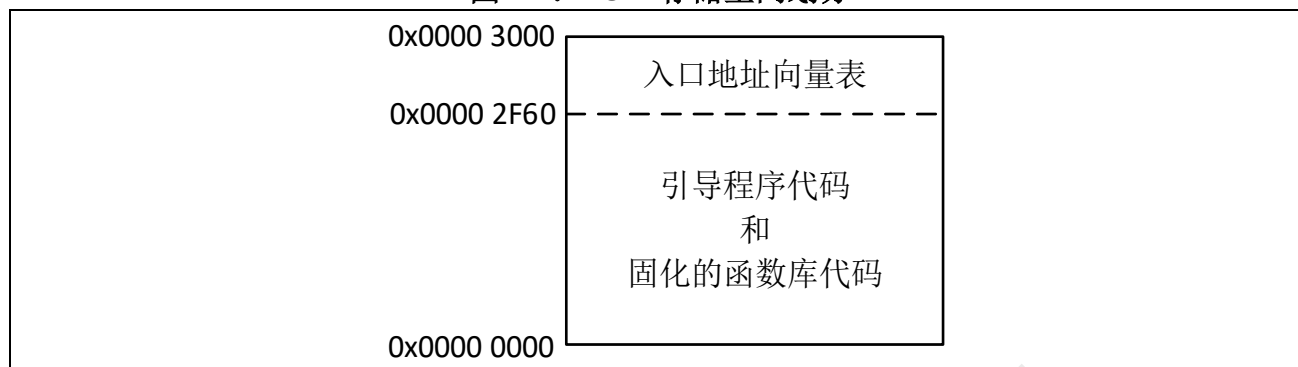


表 4-1：固化的函数库入口地址向量表

函数名	向量地址	说明
FLASH_SetTiming	0x0000 2F60	根据时钟频率配置 Flash 时序参数
FLASH_Init	0x0000 2F64	初始化 Flash 配置
FLASH_EraseChip	0x0000 2F68	擦除 Flash 主分区
FLASH_EraseSector	0x0000 2F6C	擦除 Flash 扇区
FLASH_VerifyErase	0x0000 2F70	检查所指定的 Flash 区域是否被擦除
FLASH_Program	0x0000 2F74	Flash 烧录
FLASH_EnableWriteProtection	0x0000 2F78	使能 Flash 指定区域的写保护
FLASH_DisableWriteProtection	0x0000 2F7C	关闭 Flash 指定区域的写保护
FLASH_MajorityVotingReadWord	0x0000 2F80	用投票机制读取指定 Flash 地址内容
保留	0x0000 2F84	保留
保留	0x0000 2F88	保留
保留	0x0000 2F8C	保留
SYSTEM_Sleep	0x0000 2F90	配置唤醒条件并让系统进入睡眠模式
CLOCK_TrimPLL	0x0000 2F94	校准 PLL 时钟
CRC_Calculate	0x0000 2F98	CRC 校验
AtanF32	0x0000 2F9C	保留
ThetaRadWrap	0x0000 2FA0	保留
SAT0	0x0000 2FA4	保留
SVPWM	0x0000 2FA8	保留
ClarkeF32	0x0000 2FAC	保留
InvParkF32	0x0000 2FB0	保留
ParkF32	0x0000 2FB4	保留
BubbleSortForCurrent	0x0000 2FB8	保留
Motor_1PhaseCurrentReconstruct	0x0000 2FBC	保留
Motor_1PhaseCurrentSamplingShift	0x0000 2FC0	保留
arm_sin_f32	0x0000 2FC4	保留
arm_cos_f32	0x0000 2FC8	保留

5 电气特性

5.1 绝对最大额定值

表 5-1: 绝对最大额定值^{[1][2]}

符号	参数	最小	最大	单位
V_{VDDG}	降压 DC-DC 供电电压, 相对于 V_{DVSS}	-0.3	30	V
$I_{DC-DC(VALLY)}$	降压输出谷电流	—	400	mA
V_{DVDD}	供电电压, 相对于 V_{DVSS}	-0.3	4.6	V
V_{IN}	输入电压 ($V_{DVDD} = 3.3\text{ V}$)	-0.3	4.6	V
$V_{IN(ST)}$	5V 耐压引脚的输入电压 ($V_{DVDD} = 3.3\text{ V}$)	-0.3	5.5	V
V_O	输出电压	-0.3	4.6	V
I_{IC}	输入钳位电流	-20	+20	mA
I_{OC}	输出钳位电流	-20	+20	mA
V_{HS}	相电压驱动	$V_{BS} - 30$	$V_{BS} + 0.3$	V
V_{BS}	上管自举点电压	-0.3	600	V
V_{HG}	上管门极驱动电压	$V_{HS} - 0.3$	$V_{BS} + 0.3$	V
V_{LG}	下管门极驱动电压	-0.3	$V_{VDDG} + 0.3$	V
SR_{HS}	V_{HS} 允许的电压摆率	—	50	V/ns
T_J	结温 ^[3]	-40	+125	°C
T_A	环境温度 ^[3]	-40	+105	°C
T_{stg}	存储温度 ^[3]	-65	+150	°C

[1] 超出绝对最大额定值范围的应力可能对器件造成永久性损坏。这些数值只是额定应力, 并不意味着器件在这些条件下功能正常。

[2] 若无另行说明, 所有电压都是 V_{DVSS} 为基准。

[3] 长期的高温存储或在最大温度条件下的使用可能会减小器件的寿命。

5.2 推荐工作条件

表 5-2: 推荐工作条件

符号	参数	条件	最小	正常	最大	单位
V_{VDDG}	数字供电电压	—	11.0	15	20	V
V_{DVDD}	模拟供电电压	—	2.97	3.3	3.63	V
dV_{VDDG}/dt	VDDG 上电斜率	—	—	—	TBD	V/ms
dV_{DVDD}/dt	外供 DVDD 上电斜率	—	—	—	0.015	V/us
I_{DC-DC}	DC-DC 供电能力	—	—	—	400	mA
V_{IH}	高电平输入电压	$V_{DVDD} = 3.3\text{ V}$	2.0	—	$V_{DVDD} + 0.3$	V
$V_{IH(5T)}$	5V 耐压引脚的高电平输入电压	$V_{DVDD} = 3.3\text{ V}$	2.0	—	5	V
I_{OH}	当 $V_{OH} = V_{OH(MIN)}$, 高电平输出, 源电流	STRENGTH = 0 STRENGTH = 1 STRENGTH = 2 STRENGTH = 3	—	—	4.5 9 13.5 18	mA
I_{OL}	当 $V_{OL} = V_{OL(MAX)}$, 低电平输出, 灌电流	STRENGTH = 0 STRENGTH = 1 STRENGTH = 2 STRENGTH = 3	—	—	4.5 9 13.5 18	mA
V_{HS}	相电压驱动	—	—	—	600	V
V_{BS}	上管自举点电压	—	$V_{HS} + 11$	—	$V_{HS} + 20$	V
V_{HG}	上管门极驱动电压	—	V_{HS}	—	V_{BS}	V
V_{LG}	下管门极驱动电压	—	V_{PVSS}	—	V_{VDDG}	V
$T_J^{[1]}$	结温	—	-40	—	+125	°C
T_A	环境温度	—	-40	—	+105	°C

[1] 后续章节除非特别说明, 否则所有特性均在 $T_J = -40 \sim +125\text{ °C}$ 条件下测得。

5.3 I/O 电气特性

表 5-3: I/O 电气特性

符号	参数	条件	最小	正常	最大	单位
V_{OH}	高电平输出电压	$I_{OH} = I_{OH(MAX)}$	$V_{DVDD} - 0.5$	—	—	V
V_{OL}	低电平输出电压	$I_{OL} = I_{OL(MAX)}$	—	—	0.4	V
V_{IH}	高电平输入电压	$V_{DVDD} = 3.3V$	2.0	—	$V_{DVDD} + 0.3$	V
$V_{IH(5T)}$	5V 耐压引脚的高电平输入电压	$V_{DVDD} = 3.3V$	2.0	—	5	V
V_{IL}	低电平输入电压	$V_{DVDD} = 3.3V$	$V_{DVSS} - 0.3$	—	0.8	V
I_{OH}	当 $V_{OH} = V_{OH(MIN)}$ ，高电平输出，源电流	STRENGTH = 0 STRENGTH = 1 STRENGTH = 2 STRENGTH = 3	—	—	4.5 9 13.5 18	mA
I_{OL}	当 $V_{OL} = V_{OL(MAX)}$ ，低电平输出，灌电流	STRENGTH = 0 STRENGTH = 1 STRENGTH = 2 STRENGTH = 3	—	—	4.5 9 13.5 18	mA
I_{IL}	低电平输入电流 (禁用上下拉电阻)	$V_{DVDD} = 3.3V$ $V_{IN} = 0V$	—	—	2	uA
I_{IH}	高电平输入电流 (禁用上下拉电阻)	$V_{DVDD} = 3.3V$ $V_{IN} = 3.3V$	—	—	2	uA
$\sum I_{OH}$	每组 I/O 输出源电流总和 ^[1]	—	—	—	80	mA
$\sum I_{OL}$	每组 I/O 输入灌电流总和 ^[1]	—	—	—	80	mA
R_{PU}	输入上拉电阻	$V_{IN} = 0V$	—	41	—	kΩ
R_{PD}	输入下拉电阻	$V_{IN} = V_{DVDD}$	—	42	—	kΩ

[1] 相邻两个 3.3V 电源引脚间的 I/O 为一组。

5.4 降压开关电源特性

表 5-4: 降压开关电源特性

符号	参数	条件	最小	典型	最大	单位
$V_{th1}(VDDGUV)$	VDDG 欠压触发阈值	—	—	5.4	—	V
$V_{th0}(VDDGUV)$	VDDG 欠压解除阈值	—	—	5.9	—	V
V_{SW_DCDC}	DC/DC 输出电压	—	3.15	3.3	3.45	V
$R_{DS(on)(HS)}$	DC/DC 高边导通阻值	—	—	1.78	—	Ω
$R_{DS(on)(LS)}$	DC/DC 低边导通阻值	—	—	0.576	—	Ω
η	效率	200mA@ $V_{VDDG} = 15V$	—	83	—	%
I_{clamp}	限流阈值	—	—	400	—	mA

图 5-1: 开关电源效率 ($T_A = 25^\circ C$)

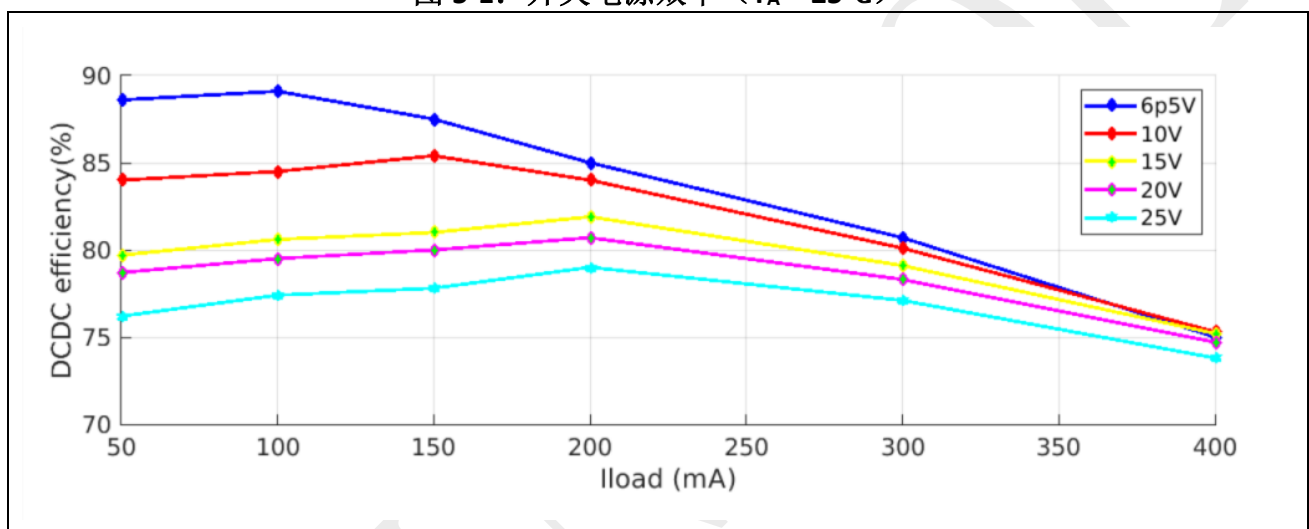
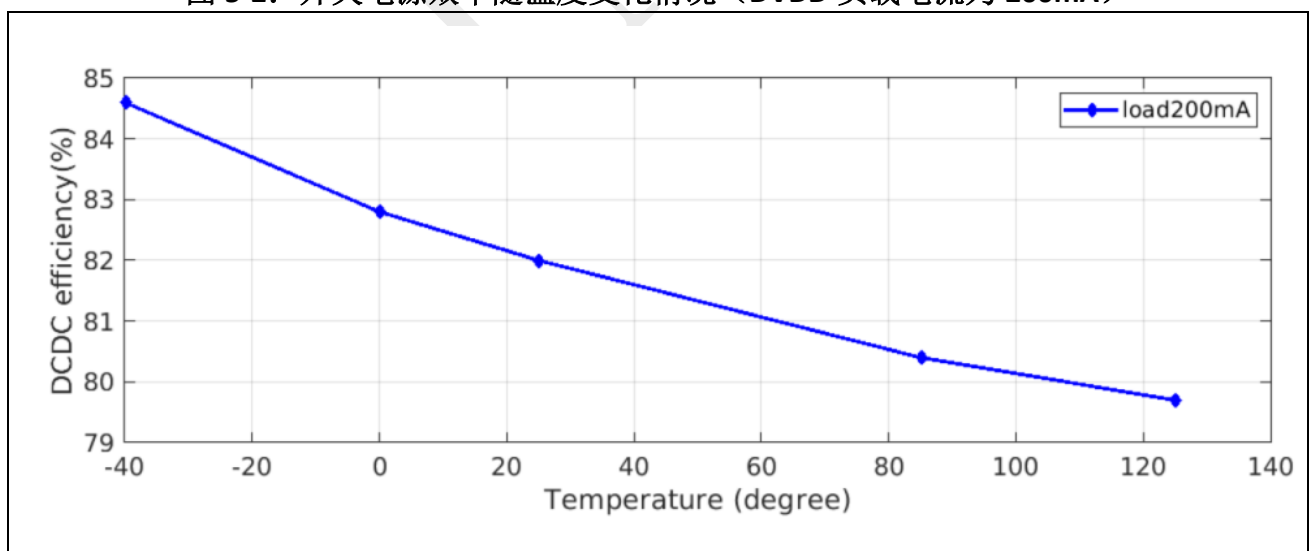


图 5-2: 开关电源效率随温度变化情况 (DVDD 负载电流为 200mA)



5.5 电源功耗

5.5.1 典型电流消耗

在工作模式下，SPD1131 处于以下状态：

- 所有的输入/输出引脚处于输入模式并保持断开。
- 所有外设（包括模拟模块）处于使能状态。
- 所有外设时钟均和 CPU 一样快。
- 所有时钟模块处于使能状态。
- 系统时钟源为 PLL 时钟。

在睡眠模式下，SPD1131 处于以下状态：

- 所有的输入/输出引脚处于输入模式并保持断开。
- 所有外设（包括模拟模块）没有时钟输入或被禁用。
- 时钟模块（PLL，RCO 和 XO）被禁用。
- 1.2V LDO 被关断到 0V，其他电源保留。

SPD1131 从 15V 的 VDDG 测量到的典型的电流消耗如表 5-5 所示。

表 5-5: SPD1131 典型电流消耗（在 FLASH 中运行）^[1]

模式	条件		典型值		单位
	f _{cpu}	f _{pll}	RCO 为时钟源	XO 为时钟源	
工作	125MHz	125MHz	5.22	6.52	mA
	100MHz	100MHz	4.5	5.82	mA
	75MHz	75MHz	3.82	5.39	mA
	50MHz	50MHz	3.14	4.86	mA
	32MHz	32MHz	2.65	3.58	mA
睡眠	—	—	2.51		mA

[1] 典型值的测量条件是 T_A = 25 °C，VDDG = 15 V。

5.5.2 片上外设电流消耗

片上外设的电流消耗如表 5-6 所示。该 MCU 处于以下的状态：

- 所有输入/输出引脚处于输入模式并保持断开；
- 所有外设（包括模拟外设，RCO 和 XO）无另行说明，均被禁用；
- 给定值是由测量的电流消耗计算得出；
- 所有外设时钟被禁用；
- 只有一个外设被使能；

表 5-6：外设电流消耗

外设 ^[1]	条件	典型值 ^{[2][4]}	单位
BOD	RCO 为系统时钟源； 所有其他外设处于默认状态；	TBD	TBD
ADC	锁相环时钟为系统时钟源； 所有外设时钟与 HCLK 一样快； $f_{HCLK} = 125\text{ MHz}$, $f_{PLL} = 125\text{ MHz}$	TBD	TBD
温度传感器		TBD	TBD
DPGA ^[3]		TBD	TBD
数模转换器		TBD	TBD
比较器		TBD	TBD
UART	UART 时钟 125MHz, 38400 bps	TBD	TBD
I2C	I2C 时钟 125MHz, 2M bps	TBD	TBD
SPI	SPI 时钟 125MHz, 30Mbps	TBD	TBD
PWM	PWM 时钟 125MHz	TBD	TBD
ECAP	ECAP 时钟 125MHz	TBD	TBD
看门狗	看门狗 WDT 时钟 125MHz	TBD	TBD
定时器	定时器时钟 125MHz	TBD	TBD
CRC	CRC 时钟 125MHz	TBD	TBD
FLASH	HCLK 时钟 125MHz	TBD	TBD
XO	以 RCO 为 PLL 时钟源，PLL 作为 CPU 的时钟源， $f_{pll}=125\text{MHz}$	TBD	TBD
RCO	以 XO 为 PLL 时钟源，PLL 作为 CPU 的时钟源， $f_{pll}=125\text{MHz}$	TBD	TBD
PLL	RCO 作为 CPU 的时钟源， $f_{pll}=125\text{MHz}$	TBD	TBD

[1] 当外设不止一个模块时，上述的电流值为所有模块的消耗。

[2] 典型值的测量条件是 $T_A = 25\text{ }^{\circ}\text{C}$, $V_{DDG} = 15\text{V}$ 。

[3] DPGA 模块测试时包括 D2S 缓冲器的消耗。

[4] 待定。

5.6 内部 1.2V 稳压器特性

表 5-7：内部 1.2V 稳压器特性

符号	参数	条件	最小	典型	最大	单位
V_{DVDD}	供电电压	—	2.97	3.3	3.63	V
V_{VCAP12}	输出电压	空载	—	1.22	—	V
$I_{load(max)}$	最大负载	—	—	—	70	mA
ΔV_{VCAP12}	负载调整率	负载电流 70mA	—	15	30	mV
$C_{load(ext)}$	负载电容	—	—	$2.2 + 0.1 + 0.1$	—	uF
I_{clamp}	钳位电流	正常工作	130	170	—	mA
		启动	—	30	—	mA
I_{on}	工作电流	—	—	50	—	uA

5.7 过压欠压检测器（BOD）特性

表 5-8：BOD 特性

符号	参数	条件	最小	典型	最大	单位
V_{DVDD}	供电电压	—	2.97	3.3	3.63	V
$V_{th1(VDD330V)}$	DVDD 过压触发阈值	—	—	3.42	—	V
$V_{th0(VDD330V)}$	DVDD 过压撤销阈值	—	—	3.31	—	V
$V_{th1(VDD33UV)}$	DVDD 欠压触发阈值	—	—	2.58	—	V
$V_{th0(VDD33UV)}$	DVDD 欠压撤销阈值	—	—	2.65	—	V
$V_{th1(VDD120V)}$	VCAP12 过压触发阈值	—	—	1.33	—	V
$V_{th0(VDD120V)}$	VCAP12 过压撤销阈值	—	—	1.31	—	V
$V_{th1(VDD12UV)}$	VCAP12 欠压触发阈值	—	—	0.94	—	V
$V_{th0(VDD12UV)}$	VCAP12 欠压撤销阈值	—	—	0.97	—	V
I_{on}	工作电流	—	—	91.2	—	uA

5.8 内部振荡器（RCO）特性

表 5-9：RCO 特性

符号	参数	条件	最小	典型	最大	单位
V_{DVDD}	供电电压	—	2.97	3.3	3.63	V
f_{RCO}	RCO 频率	$T_J = 25^{\circ}\text{C}$	—	32	—	MHz
ACC_{RCO}	f_{RCO} 精度 (f_{RCO} 随温度的变化)	$T_J = -40\sim 125^{\circ}\text{C}$	-1.5	—	1.5	%
I_{on}	工作电流	—	—	149.8	—	uA

5.9 锁相环时钟（PLL）特性

表 5-10：PLL 特性

符号	参数	条件	最小	典型	最大	单位
V_{DVDD}	供电电压	—	2.97	3.3	3.63	V
f_{VCO}	VCO 频率	—	400	—	600	MHz
f_{PFD}	鉴频鉴相器输入频率	—	4	—	8	MHz
t_{settle}	建立时间	—	—	—	15	us
I_{on}	工作电流	—	—	440	—	uA

5.10 13 位模数转换器特性

表 5-11: 模数转换器特性

符号	参数	条件	最小	典型	最大	单位
V_{DVDD}	模拟供电电压	—	2.97	3.3	3.63	V
N_R	分辨率	单调且无失码	—	13	—	bit
t_{sample}	采样时间	—	200	—	—	ns
$t_{convert}$	转换时间	—	250	—	—	ns
V_{in}	输入电压范围	—	0	—	V_{DVDD}	V
V_{FS}	满量程电压	—	—	3.339	—	V
V_{ref}	参考电压	—	1.194	1.2	1.206	V
I_{on}	工作电流	$V_{DVDD} = 3.3\text{ V}$	—	8	12	mA
INL	积分线性误差 ^[1]	—	-3.0	—	3.0	LSB
DNL	微分线性误差 ^[1]	—	-1.0	—	1.0	LSB
E_{offset}	偏移误差 ^[2]	$T_J = 25^\circ\text{C}$ 下校准和测量	-2	—	2	LSB
E_{gain}	增益误差 ^[2]	$T_J = 25^\circ\text{C}$ 下校准和测量	-4	—	4	LSB
T_{coef}	基于内部参考的 ADC 温度系数	—	—	35	—	ppm/ $^\circ\text{C}$
t_{settle}	启动时间 ^[1]	—	—	—	200	us
ENOB _{DC}	有效位数（直流输入）	—	—	11.8	—	bit
SNR	信噪比	$f_{in} = 10\text{ kHz}$ $V_{in} = 0.94\text{ FS}$ $N = 8192$ 时钟源选择 XO	—	72.5	—	dBFS
THD	总谐波失真		—	-86.9	—	dBFS
ENOB	有效位数		—	11.7	—	bit
SFDR	无杂散动态范围		—	90.4	—	dBFS
SNR	信噪比	$f_{in} = 100\text{ kHz}$ $V_{in} = 0.94\text{ FS}$ $N = 8192$ 时钟源选择 XO	—	72.3	—	dBFS
THD	总谐波失真		—	-88.5	—	dBFS
ENOB	有效位数		—	11.8	—	bit
SFDR	无杂散动态范围		—	89.2	—	dBFS
SNR	信噪比	$f_{in} = 10\text{ kHz}$ $V_{in} = 0.94\text{ FS}$ $N = 8192$ 时钟源选择 RCO	—	65.7	—	dBFS
THD	总谐波失真		—	-90.6	—	dBFS
ENOB	有效位数		—	10.6	—	bit
SFDR	无杂散动态范围		—	69.5	—	dBFS
SNR	信噪比	$f_{in} = 100\text{ kHz}$ $V_{in} = 0.94\text{ FS}$ $N = 8192$ 时钟源选择 RCO	—	66.2	—	dBFS
THD	总谐波失真		—	-88.2	—	dBFS
ENOB	有效位数		—	10.65	—	bit
SFDR	无杂散动态范围		—	70.97	—	dBFS

[1] 由设计保证，不做量产测试。

[2] 偏移和增益可通过硬件自动校准。

5.11 可编程增益放大器特性

表 5-12: 可编程增益放大器特性

符号	参数	条件	最小	典型	最大	单位
V_{in}	差分输入电压范围	—	-2.7/G	—	+2.7/G	V
V_{out}	输出电压范围	—	0.3	—	$V_{DD} - 0.3$	V
R_{in}	输入阻抗	—	—	4	—	k Ω
G	增益	差分模式	2/4/8/16/24/32/48/64			—
E_{gain}	增益误差	差分增益 = 2	-1.5	—	1.5	%
		差分增益 = 16	-1	—	1	%
		差分增益 = 64	-1	—	1	%
V_{offset}	偏移	差分增益 = 2	-3	—	9	mV
		差分增益 = 16	-2	—	4	mV
		差分增益 = 64	-2	—	4	mV
V_{CM}	共模输入电压范围	差分增益 = 2	-1.5	—	2	V
		差分增益 = 4	-0.9	—	2	V
		差分增益 = 8	-0.75	—	2	V
		差分增益 = 16	-0.6	—	2	V
		差分增益 = 24	-0.57	—	2	V
		差分增益 = 32	-0.55	—	2	V
		差分增益 = 48	-0.52	—	2	V
		差分增益 = 64	-0.5	—	2	V
t_{settle}	建立时间 ^[1]	差分增益 = 2	—	313.7	441.6	ns
		差分增益 = 4	—	303.1	425.5	ns
		差分增益 = 8	—	268.4	423.8	ns
		差分增益 = 16	—	376.7	604.7	ns
		差分增益 = 24	—	355.8	598.9	ns
		差分增益 = 32	—	442.9	742.3	ns
		差分增益 = 48	—	628.0	1061.0	ns
		差分增益 = 64	—	813.3	1378.0	ns
GBW	单位增益带宽 ^[2]	差分增益 = 2	6	9.68	—	MHz
		差分增益 = 4	3.8	6.07	—	MHz
		差分增益 = 8	2.56	3.45	—	MHz
		差分增益 = 16	1.37	1.85	—	MHz
		差分增益 = 24	1.23	1.63	—	MHz
		差分增益 = 32	0.93	1.23	—	MHz
		差分增益 = 48	0.63	0.83	—	MHz
		差分增益 = 64	0.4	0.63	—	MHz
ENOB _{DC}	有效位数（直流输入）	差分增益 = 2	—	11.93	—	bits
		差分增益 = 16	—	11.57	—	bits
		差分增益 = 64	—	10.94	—	bits
SR	压摆率 ^[3]	差分增益 = 2	15	21	30	V/us
		差分增益 = 4	15	21	30	V/us
		差分增益 = 8	14.5	21	30	V/us

符号	参数	条件	最小	典型	最大	单位
		差分增益 = 16	11.2	18.9	29.7	V/us
		差分增益 = 24	12.57	21	33.4	V/us
		差分增益 = 32	9.25	18.4	31.8	V/us
		差分增益 = 48	6.1	11.5	25	V/us
		差分增益 = 64	4.6	8.6	17.6	V/us
SNR	信噪比 $f_{in} = 10\text{kHz}$	差分增益 = 2	—	72.2	—	dBFS
		差分增益 = 16	—	71.1	—	dBFS
		差分增益 = 64	—	64.8	—	dBFS
THD	总谐波失真 $f_{in} = 10\text{kHz}$	差分增益 = 2	—	79.59	—	dBFS
		差分增益 = 16	—	81.29	—	dBFS
		差分增益 = 64	—	78.47	—	dBFS
CMRR _{DC}	共模抑制比（直流输入）	差分增益 = 2	—	-59.7	—	dBFS
		差分增益 = 16	—	-52.6	—	dBFS
		差分增益 = 64	—	-61	—	dBFS
PSRR _{DC}	电源抑制比（直流输入）	差分增益 = 2	—	-72.8	—	dBFS
		差分增益 = 16	—	-84.9	—	dBFS
		差分增益 = 64	—	-93.4	—	dBFS
I _{on}	电流消耗	差分增益 = 2	—	1.215	—	mA
		差分增益 = 16	—	1.096	—	mA
		差分增益 = 64	—	1.152	—	mA

- [1] 建立时间指阶跃输入到输出建立至 98%的时间。此时对应的差分输出从-2.7V 到 2.7V ($V_{DD} = 3.3\text{V}$)。该指标由设计保证。
- [2] GBW 数据由设计保证。
- [3] SR 数据是指输出信号从 10%建立至 90%的压摆率，由设计保证。

图 5-3：建立时间随增益的变化关系（DPGA）

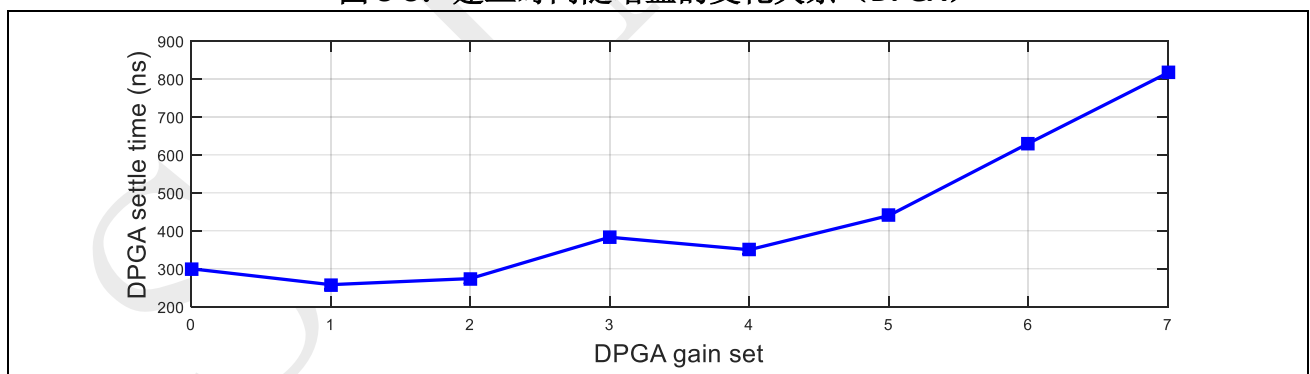
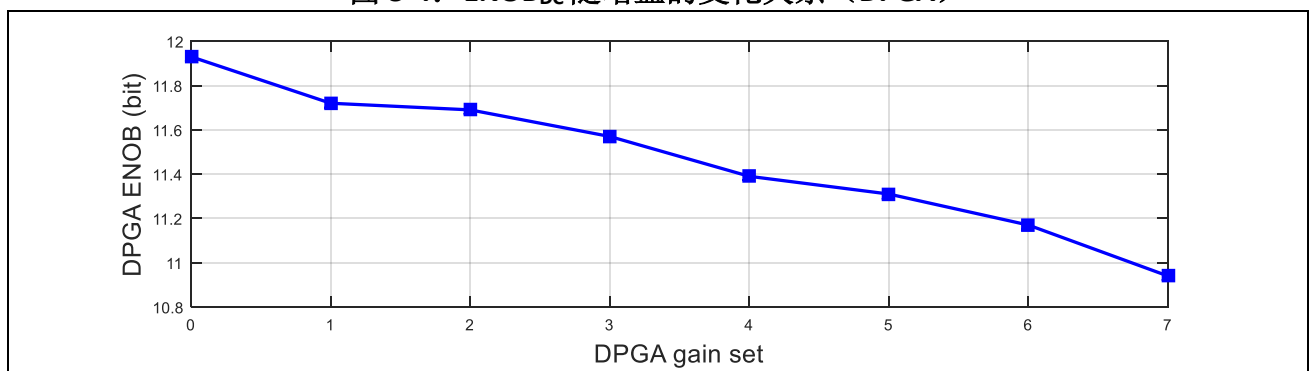

图 5-4：ENOB_{DC} 随增益的变化关系（DPGA）


图 5-5: SNR 随增益的变化关系 (DPGA)

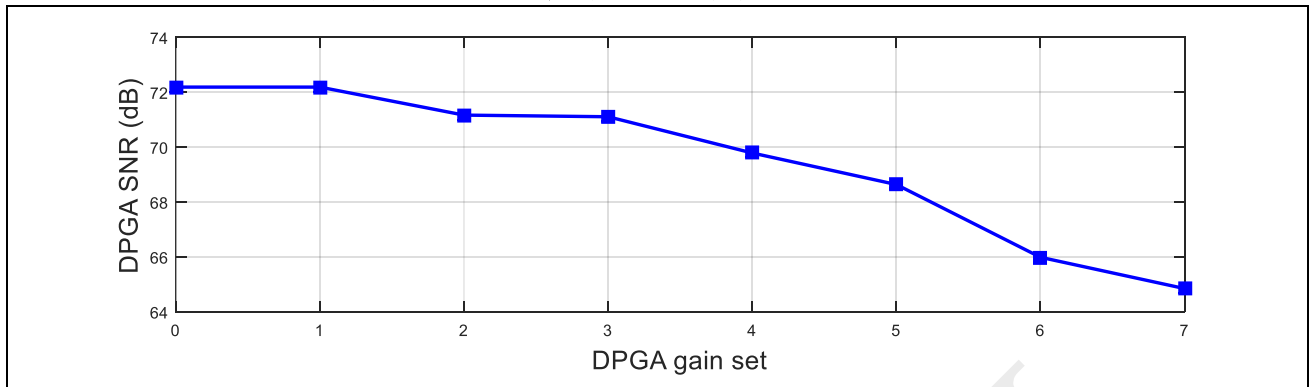
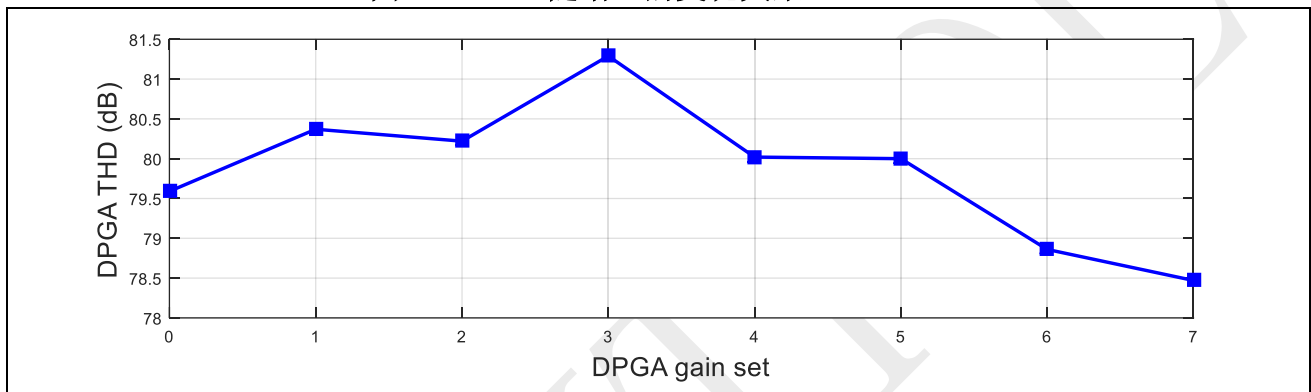
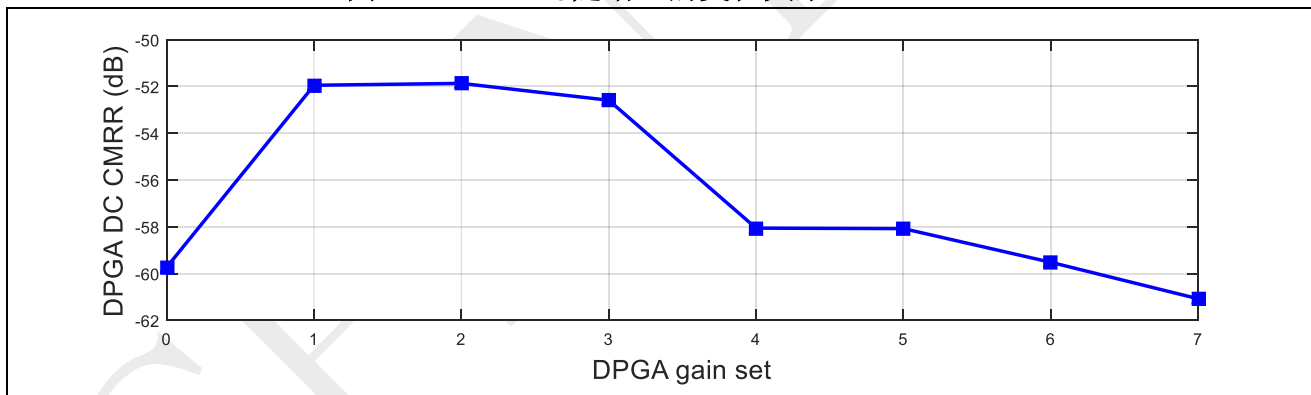
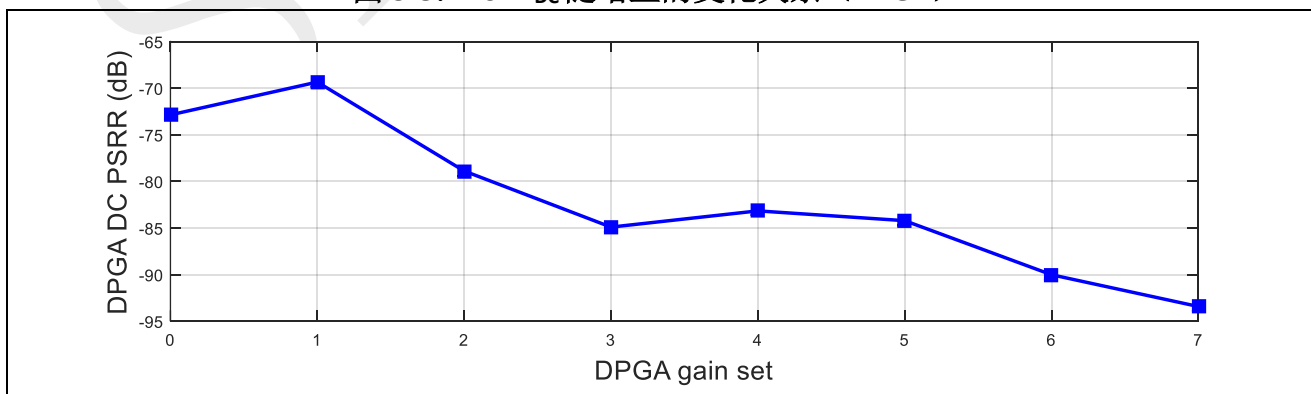


图 5-6: THD 随增益的变化关系 (DPGA)

图 5-7: CMRR_{DC} 随增益的变化关系 (DPGA)图 5-8: PSRR_{DC} 随增益的变化关系 (DPGA)

5.12 差分转单端缓冲器（D2SBUF）特性

表 5-13：差分转单端缓冲器特性

符号	参数	条件	最小	典型	最大	单位
V _{DVDD}	供电电压	—	2.97	3.3	3.63	V
V _{out}	输出电压范围	—	0.3	—	V _{DVDD} - 0.3	V
t _{settle}	建立时间 ^[1]	R = 1kΩ, C = 1uF	—	10	—	ms
E _{offset}	偏移误差	—	—	10	—	mV
E _{gain}	增益误差	—	—	1	—	%
C _L	容性负载	—	—	1	—	uF
I _{on}	电流消耗	—	—	1.14	—	mA

[1] 由设计保证，不做量产测试。

5.13 温度传感器特性

表 5-14：温度传感器特性

符号	参数	条件	设计规格			单位
			最小	典型	最大	
V _{DVDD}	3.3V 电源电压	—	2.97	3.3	3.63	V
T _{slope}	分辨率	折合到满幅 3.339V 的 13 位 ADC	—	-0.495	-0.509	°C/LSB
E _T	温度误差	-40°C ~ +125°C	-16.5	—	19	°C
T _{stupa}	启动时间	—	—	4.1	—	us
T _{acq}	捕获时间	—	—	0.116	—	us
I _{on}	工作电流	—	—	7.89	—	uA

5.14 模拟比较器特性

表 5-15：模拟比较器特性

符号	参数	条件	最小	典型	最大	单位
V _{DVDD}	供电电压	—	2.97	3.3	3.63	V
V _{in}	输入电压范围	—	0	—	V _{DVDD}	V
V _{offset}	失调电压（迟滞电压档位 0）	V _{DVDD} = 3.3V, T _J = 25°C 1.65V 共模输入	-10	—	10	mV
V _{hyst}	迟滞电压档位 0		—	0	—	mV
	迟滞电压档位 1		—	13	—	mV
	迟滞电压档位 2		—	25	—	mV
	迟滞电压档位 3		—	37	—	mV
t _d	延迟时间 从比较器反应到 PWM 异步关断（迟滞电压档位 0）		—	50	—	ns
I _{on}	工作电流	—	—	59.4	—	uA

5.15 数模转换器特性

表 5-16: 10 位数模转换器特性

符号	参数	条件	最小	典型	最大	单位
V _{DVDD}	供电电压	—	2.97	3.3	3.63	V
N	分辨率	单调	—	10	—	bit
V _{FS}	满量程值	—	0	—	V _{DVDD}	V
DNL	微分非线性误差	—	-0.5	—	0.5	LSB
INL	积分非线性误差	—	-1	—	1	LSB
E _{offset}	偏移误差	—	-10	—	10	mV
t _{settle}	DAC 建立时间	—	—	—	1	us
I _{on}	工作电流	—	—	96.3	—	uA

[1] DAC 产生静态电压作为比较器的阈值，不保证动态改变码值产生波形的性能。

5.16 Flash 存储器特性

SPD1131 的片上 Flash 中，单个扇区的容量为 1KB。NVR 扇区的数据保持能力同主存储区域，但只支持数千次擦写。

表 5-17: Flash 存储器特性^[1]

符号	参数	条件	最小	最大	单位
t _{read}	读操作时间	—	32	—	ns
t _{prog,enter}	编程模式进入时间	—	24	—	us
t _{prog}	编程时间	—	8	10	us
t _{prog,exit}	编程模式退出时间	—	5	—	us
t _{SE}	扇区擦除时间	—	3.2	4	ms
t _{CE}	片擦除时间	—	8	10	ms
N _{cycle}	主存储区域可擦写次数	T _J = 110 °C	—	100,000	cycles
t _{retention}	数据保存期限	T _J = 85 °C	—	20	years

[1] 除非特别说明，否则所有特性均在 T_J = -40 ~ +125°C 条件下测得。

5.17 SPI 接口时序特性

图 5-9: SPI 主机模式接口时序图

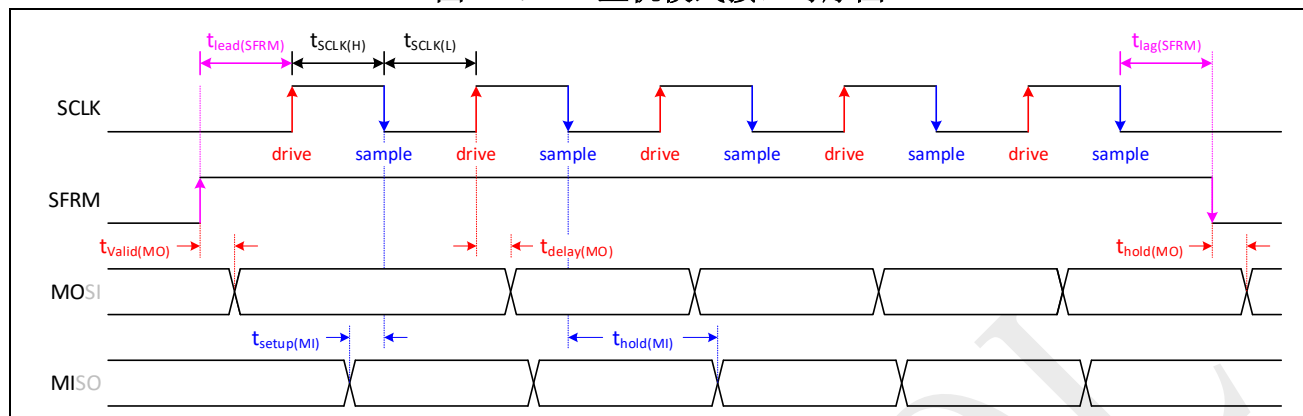
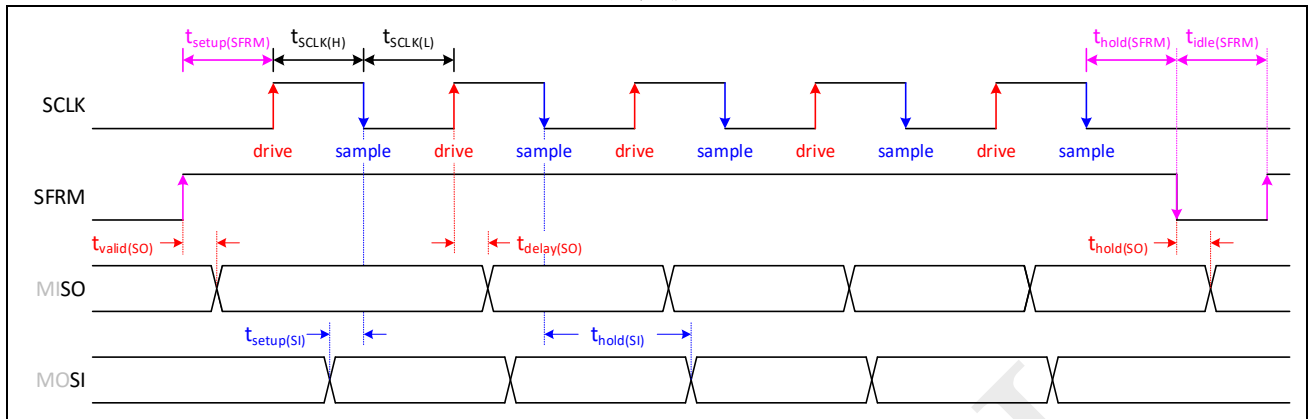


表 5-18: SPI 主机模式接口时序特性 ^[1]

符号	参数	条件	最小	典型	最大	单位
f_{SCLK}	SCLK 时钟频率		—	—	30	MHz
$t_{\text{SCLK(H)}}$	SCLK 高电平时间		16.6	—	—	ns
$t_{\text{SCLK(L)}}$	SCLK 低电平时间		16.6	—	—	ns
$t_{\text{lead}}(\text{SFRM})$	SFRM 有效沿领先第一个 SCLK 时钟沿的时间	15pF 引脚电容	$t_{\text{SCLK}}/2 - 4.8$	—	$t_{\text{SCLK}}/2 + 1$	ns
$t_{\text{lag}}(\text{SFRM})$	SFRM 无效沿滞后最后一个 SCLK 时钟沿的时间		$t_{\text{SCLK}}/2 - 1.1$	—	$t_{\text{SCLK}}/2 + 4.7$	ns
$t_{\text{valid}}(\text{MO})$	SFRM 有效沿到 MOSI 翻转的延时		-3.4	—	3.2	ns
$t_{\text{hold}}(\text{MO})$	SFRM 无效沿到 MOSI 翻转的延时		-3.4	—	3.2	ns
$t_{\text{delay}}(\text{MO})$	SCLK 驱动沿到 MOSI 翻转的延时		-1.2	—	4.8	ns
$t_{\text{setup}}(\text{MI})$	MISO 到 SCLK 采样沿的建立时间		8.7	—	—	ns
$t_{\text{hold}}(\text{MI})$	MISO 到 SCLK 采样沿的保持时间		-2.7	—	—	ns

[1] 由设计保证，不做量产测试。

图 5-10: SPI 从机模式接口时序图

表 5-19: SPI 从机模式接口时序特性^[1]

符号	参数	条件	最小	典型	最大	单位
f_{SCLK}	SCLK 时钟频率		—	—	30	MHz
$t_{SCLK(H)}$	SCLK 高电平时间		16.6	—	—	ns
$t_{SCLK(L)}$	SCLK 低电平时间		16.6	—	—	ns
$t_{idle(SFRM)}$	相邻帧间 SFRM 保持无效的时间		$4 \times t_{CLK_CPU}$	—	—	ns
$t_{setup(SFRM)}$	第一个 SCLK 时钟沿前 SFRM 有效的建立时间	15pF 引脚 电容	1.8	—	—	ns
$t_{hold(SFRM)}$	最后一个 SCLK 时钟沿后 SFRM 维持有效的保持时间		1	—	—	ns
$t_{valid(SO)}$	SFRM 有效沿到 MISO 翻转的延时		2.8	—	10	ns
$t_{hold(SO)}$	SFRM 无效沿到 MISO 翻转的延时		2.8	—	10	ns
$t_{delay(SO)}$	SCLK 驱动沿到 MISO 翻转的延时		3.2	—	11.5	ns
$t_{setup(SI)}$	MOSI 到 SCLK 采样沿的建立时间		2.3	—	—	ns
$t_{hold(SI)}$	MOSI 到 SCLK 采样沿的保持时间		0.6	—	—	ns

[1] 由设计保证，不做量产测试。

5.18 预驱特性

表 5-20: 预驱特性

符号	参数	条件	最小	典型	最大	单位
$V_{th0}(VDDGUV)$	VDDG 欠压解除阈值	—	—	9.6	—	V
$V_{th1}(VDDGUV)$	VDDG 欠压触发阈值	—	—	8.9	—	V
$V_{hyst}(VDDGUV)$	VDDG 欠压迟滞	—	—	0.7	—	V
$V_{th0}(VBSUV)$	上管电源轨 ($V_{BS} - V_{HS}$) 欠压解除阈值	—	—	9.6	—	V
$V_{th1}(VBSUV)$	上管电源轨 ($V_{BS} - V_{HS}$) 欠压触发阈值	—	—	8.9	—	V
$V_{hyst}(VBSUV)$	上管电源轨 ($V_{BS} - V_{HS}$) 欠压迟滞	—	—	0.7	—	V
$I_{leakage}(VBS)$	V_{BS} 漏电流	$V_{BS} = V_{HS} = 600V$	—	1	—	uA
$I_{Q(HS)}$	上管电源轨静态电流	—	—	36	100	uA
I_{PU}	上拉驱动电流	—	—	200	—	mA
I_{DN}	下拉驱动电流	—	—	350	—	mA
t_{FILT_IN}	GPIO 输入信号滤波时间	—	—	250	—	ns
$t_{on}^{[1]}$	开通传输延迟	—	—	425	—	ns
$t_{off}^{[1]}$	关闭传输延迟	—	—	400	—	ns
$t_D^{[1]}$	死区时间	—	—	400	—	ns
$t_M^{[1]}$	6 个通道之间的开通/关 闭延迟失配	—	—	13	75	ns
$t_{MD}^{[1]}$	开通/关闭延迟失配 $\max(t_{on}, t_{off}) - \min(t_{on}, t_{off})$	—	—	13	75	ns

[1] 延迟和泄漏变化涵盖-40 ~ 150 °C 的温度范围。

5.19 电气敏感性特性

表 5-21: ESD 绝对最大值^[1]

符号	参数	条件	最大	单位
$V_{ESD(HBM)}$	静电放电电压 (人体模型)	环境温度 $T_A = 25\text{ }^{\circ}\text{C}$	TBD	V
$V_{ESD(CDM)}$	静电放电电压 (带电设备模型)	环境温度 $T_A = 25\text{ }^{\circ}\text{C}$	TBD	V

[1] 待定。

表 5-22: 电气敏感性^[1]

符号	参数	条件	最大	单位
LU	静态门锁	环境温度 $T_A = 85\text{ }^{\circ}\text{C}$, $V_{DD} = 3.63\text{V}$, $V_{V_{CAP12}} = 1.32\text{V}$	TBD	mA

[1] 待定。

5.20 湿度敏感性特性

表 5-23: 湿度敏感性特性

符号	参数	条件	最大	单位
MSL	湿度敏感性等级	—	3 级	-

5.21 热阻特性

表 5-24: 热阻特性 (QFN52 封装) ^{[1][2]}

符号	参数	条件	典型值	单位
θ_{JC}	芯片的热源结到封装外壳的热阻	—	TBD	$^{\circ}\text{C/W}$
θ_{JA}	芯片的热源结到周围冷却空气的热阻	单层 PCB 板 PCB 含铜量 20%	TBD	$^{\circ}\text{C/W}$
		4 层 PCB 板 PCB 含铜量 (顶层 20%, 二/三层 100%, 底层 5%)	TBD	$^{\circ}\text{C/W}$

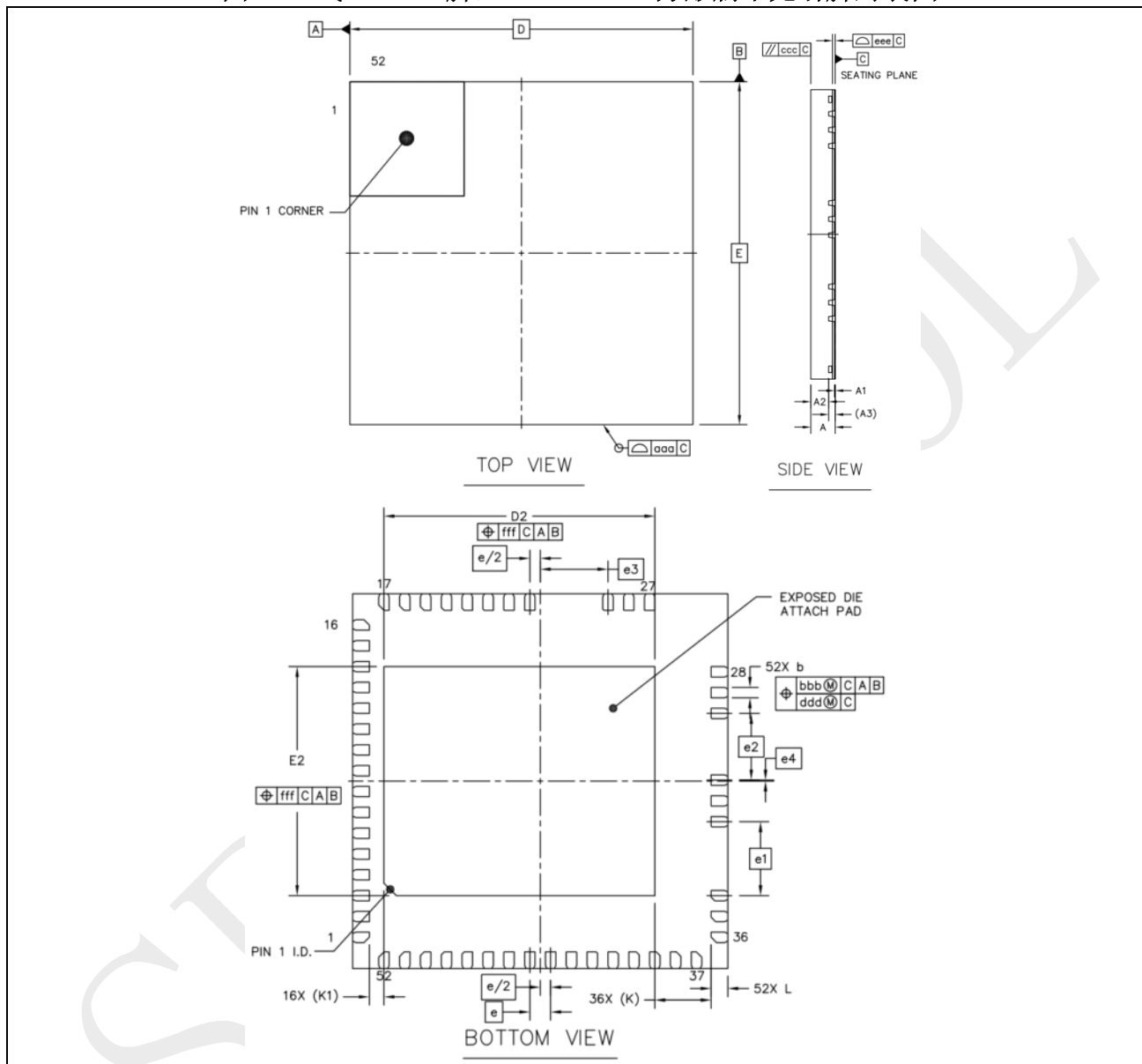
[1] PCB 测试板的尺寸为 76.2mm x 114.3mm x 1.6mm。

[2] 待定。

6 封装信息

6.1 QFN52 (9mm x 9mm)

图 6-1: QFN52-52 脚, 9mm x 9mm 方形扁平无引脚封装图

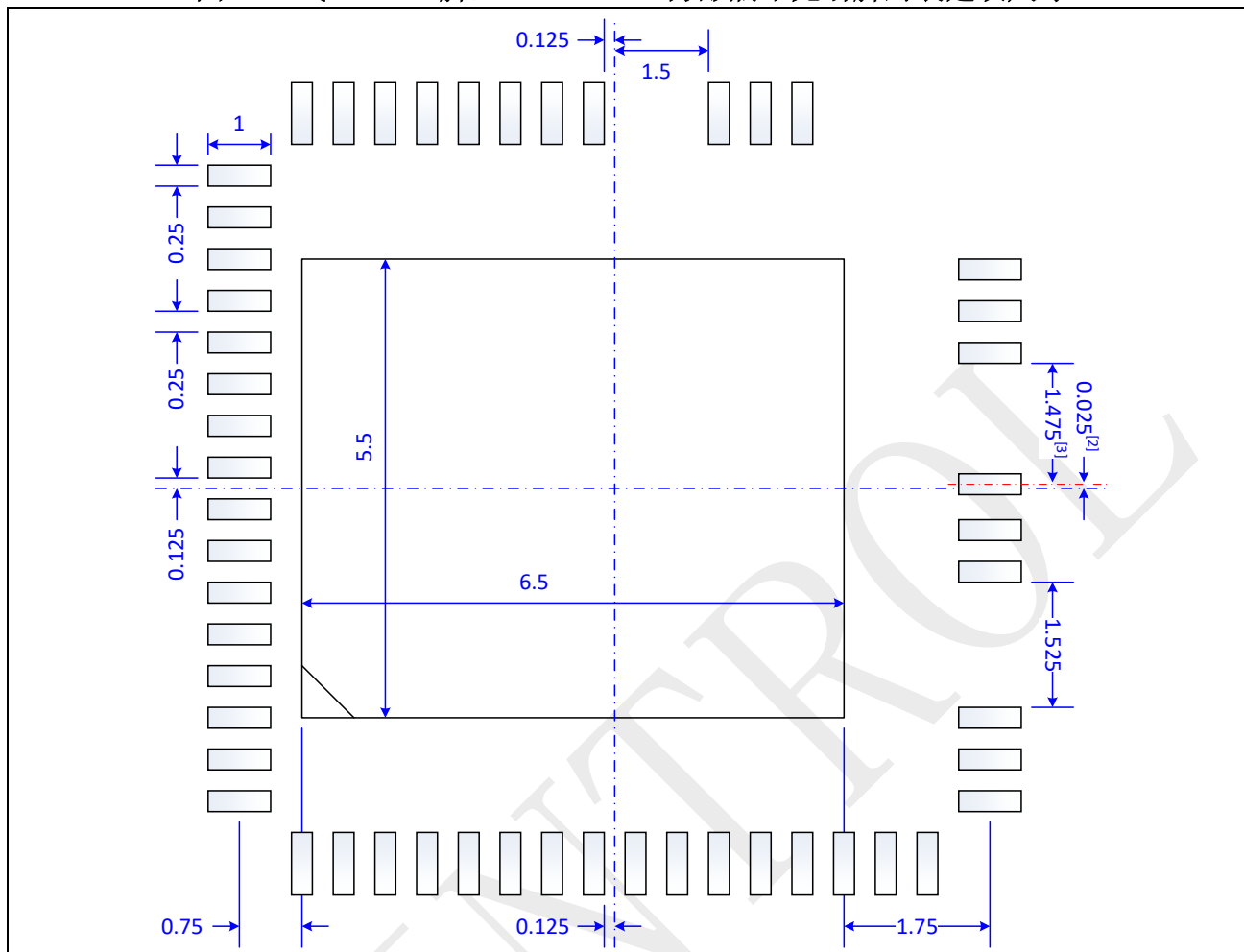


[1] 图纸未按比例绘制。

表 6-1: QFN52-52 脚, 9mm x 9mm 方形扁平无引脚封装机械数据

符号	毫米		
	最小	典型	最大
A	0.7	0.75	0.8
A1	0	0.02	0.05
A2	—	0.55	—
A3	0.203 REF		
b	0.2	0.25	0.3
D	9 BSC		
E	9 BSC		
e	0.5 BSC		
e1	1.775 BSC		
e2	1.6 BSC		
e3	1.625 BSC		
e4	0.025 BSC		
D2	6.4	6.5	6.6
E2	5.4	5.5	5.6
L	0.3	0.4	0.5
K	1.35 REF		
K1	0.35 REF		
aaa	0.1		
ccc	0.1		
eee	0.08		
bbb	0.1		
ddd	0.05		
fff	0.1		

图 6-2: QFN52-52 脚, 9mm x 9mm 方形扁平无引脚封装建议尺寸



- [1] 单位是毫米。
 [2] 引脚间距。
 [3] 引脚中心到封装中心的距离。

7 PCB 布局布线指导

- DVDD 是降压 DCDC 的反馈，为了保持控制环路的稳定运行，建议 DVDD 走线远离高压开关走线和噪声源，比如电感等。
- SW 走线尽可能短和宽，以最大限度地减少辐射。
- DVDD 电容器和 GND 引脚之间的 GND 走线应尽可能宽，以便让走线阻抗最小。
- VDDG 旁路电容和 GND 引脚之间的 GND 走线应尽可能宽，以便让走线阻抗最小。
- VCAP12 旁路电容和 GND 引脚之间的 GND 走线应尽可能宽，以便让走线阻抗最小。
- 预驱布线要求，星形接地，V_{BS} 电容和 V_{HS} 引脚之间的走线应尽可能宽和短，以便让走线阻抗最小。
- 建议在 EPAD 上加过孔，以提高 PCB 的散热效率。

8 订购信息

表 8-1: 订购信息

订购编码	Flash	SRAM	CPU 最大频率	封装	结温范围	SPQ ^[1]	包装类型
SPD1131API52	256KB	24KB	125MHz	QFN52	工业级 -40°C ~ +125°C	2600	托盘
SPD1131LAPI52	128KB	24KB	125MHz	QFN52	工业级 -40°C ~ +125°C	2600	托盘

[1] SPQ = Standard Pack Quantity, 标准包装数。

8.1 订购编码规则

图 8-1: 订购编码规则

